



改訂記録

| <u>改訂番号</u> | <u>改訂内容</u> | <u>発行年月日</u> |
|-------------|--|--------------|
| Rev. J1.0 | 初版 | 2022年9月28日 |
| Rev. J1.1 | ページ 3、7 温度範囲0.70度製品削除 | 2024年1月30日 |
| Rev. J1.2 | 1. ページ 1 28 pin 600mil P-DIP削除 2. ページ 3 DC特性変更I _{CC} テスト条件とI _{SB} のシンボル削除 3. ページ 8 28 pin 600mil P-DIP外形図面削除 4. ページ10 注文情報変更 | 2024年3月27日 |
| Rev. J1.3 | 1. ページ 1 特長変更あり 低消費電流：動作電流：12/10mA → 9/8mA 変更 2. ページ 1 製品ラインナップ変更あり Operating(I _{CC} ,TYP.): 12/10mA → 9/8mA 変更 3. ページ 3 DC電氣的特性変更あり Average Operating Power supply Current: I _{CC} TYP.*4 12→9 10→8, MAX.: 18→16 15→13 変更 | 2025年5月26日 |
| Rev. J1.4 | ページ 3 注文情報変更 32 pin(450mil) SOP パッケージタイプ：Tube→Tray 変更 | 2025年8月13日 |
| Rev. J1.5 | ページ 8 データ保持特性 I _{DR} 変更あり | 2025年11月19日 |
| Rev. J1.6 | 1. ページ 4 DC電気特性変更あり スタンバイ電流：ISB17→5, 12→10 変更 2. ページ 8 データ保持特性変更あり データ保持電流：IDR 7→5, 12→10 変更 | 2026年3月10日 |

REVISION HISTORY

| <u>Revision</u> | <u>Description</u> | <u>Issue Date</u> |
|-----------------|---|-------------------|
| Rev. 1.0 | Initial Issue | Sep.28.2022 |
| Rev. 1.1 | 1. Deleted the Extended grade (Page3 & Page7); 2. Revised Vih & Tightened DC Parameters (Page3) | Jan.30.2024 |
| Rev. 1.2 | 1. Revised <u>DC ELECTRICAL CHARACTERISTICS</u> I _{CC} <u>TEST CONDITION</u> & Deleted I _{SB} --- Page3 2. Deleted Package : 28-pin 600 mil P-DIP --- Page1 3. Deleted <u>PACKAGE OUTLINE DIMENSION</u> 28 pin 600 mil P-DIP Package Outline Dimension --- Page 8 4. Revised <u>ORDERING INFORMATION</u> --- Page10 | Mar.27.2024 |
| Rev. 1.3 | 1. Revised <u>FEATURES</u> Operating current : 12/10 mA → 9/8 mA --- Page1 2. Revised <u>PRODUCT FAMILY</u> Operating(I _{CC} ,TYP.) 12/10 mA → 9/8 mA --- Page1 3. Revised <u>DC ELECTRICAL CHARACTERISTICS</u> I _{CC} (TYP.) :12mA → 9mA , 10mA → 8mA I _{CC} (MAX.) :18mA → 16mA,15mA → 13mA --- Page3 4. Revised <u>ORDERING INFORMATION</u> Packing Type :Tape Reel --- Page10 | May.26.2025 |
| Rev. 1.4 | Revised <u>ORDERING INFORMATION</u> 32 Pin(450mil) SOP Packing Type : Tube → Tray --- page10 | Aug.13.2025 |
| Rev. 1.5 | Revised <u>DATA RETENTION CHARACTERISTICS</u> I _{DR} --- Page7 | Nov.19.2025 |
| Rev. 1.6 | 1. <u>DC ELECTRICAL CHARACTERISTICS</u> :Standby Power Supply Current I _{SB1} 7→5 , 12→ 10 --- Page3 2. <u>DATA RETENTION CHARACTERISTICS</u> : Data Retention Current: I _{DR} 7→5 , 12→10 ---Page7 | Mar.10.2026 |

特長

- アクセス時間 : 45/55ns (max)
- 低消費電力:
動作電流 : 9/8mA (typ.)
スタンバイ電流 : 1 μ A (typ.) SL-グレイト
- 単一電源動作 : 2.7V ~ 5.5V
- 入出力TTLコンパチブル
- 完全スタティック動作
- トライ・ステート出力
- データ保持最低電源電圧 : 1.5V (min.)
- **グリーン・パッケージ対応**
- パッケージ: 28-pin 330mil SOP
28-pin 8mm x 13.4mm sTSOP

概要

LY62256Bシリーズは262,144ビットで32,768 x 8ビットの低消費電力CMOSスタティックRAMです。高性能と高信頼性CMOS技術を採用し全動作温度範囲において安定したスタンバイ電流特性を持っています。

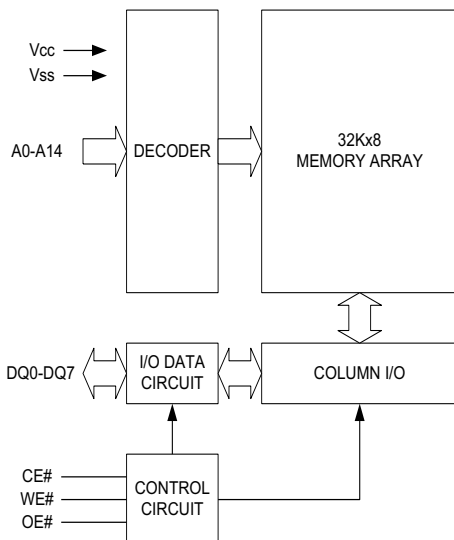
LY62256Bシリーズは低消費電力の商品に適しています。特に電源切断時に二次電源でバックアップしデータを保持する必要のあるシステムに最適です。

LY62256Bシリーズは単一の2.7V ~ 5.5Vの電源で動作し全ての入出力はTTLコンパチです。

製品ラインナップ

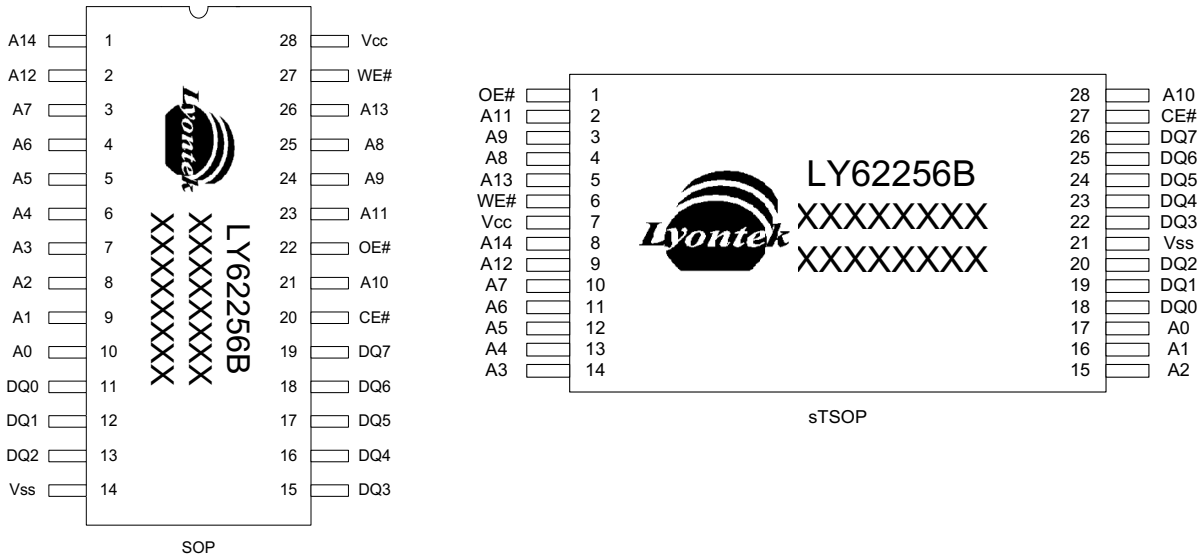
| Product Family | Operating Temperature | V _{CC} Range | Speed | Power Dissipation | |
|----------------|-----------------------|-----------------------|---------|---------------------------------|----------------------------------|
| | | | | Standby(I _{SB1} ,TYP.) | Operating(I _{CC} ,TYP.) |
| LY62256B(I) | -40 ~ 85°C | 2.7 ~ 5.5V | 45/55ns | 1 μ A | 9/8mA |

機能ブロックダイアグラム



ピン名称

| SYMBOL | DESCRIPTION |
|-----------------|---------------------|
| A0 - A14 | Address Inputs |
| DQ0 - DQ7 | Data Inputs/Outputs |
| CE# | Chip Enable Input |
| WE# | Write Enable Input |
| OE# | Output Enable Input |
| V _{CC} | Power Supply |
| V _{SS} | Ground |

ピン配置

絶対最大定格 *

| PARAMETER | SYMBOL | RATING | UNIT |
|--|------------------|--------------------|------|
| Voltage on Vcc relative to Vss | V _{T1} | -0.5 to 6.5 | V |
| Voltage on any other pin relative to Vss | V _{T2} | -0.5 to Vcc+0.5 | V |
| Operating Temperature | T _A | 0 to 70(C grade) | °C |
| | | -20 to 80(E grade) | |
| | | -40 to 85(I grade) | |
| Storage Temperature | T _{STG} | -65 to 150 | °C |
| Power Dissipation | P _D | 1 | W |
| DC Output Current | I _{OUT} | 50 | mA |

*「絶対最大定格」に記載されている以上のストレスは、デバイスに恒久的な損傷を与える可能性があります。これはストレス量のみであり、デバイスの機能的な動作や、この仕様の動作セクションに示されている条件を超えるその他の条件を意味するものではありません。長期間にわたり絶対最大定格条件に曝すとデバイスの信頼性に影響を与える可能性があります。

真理値表（動作表）

| MODE | CE# | OE# | WE# | I/O OPERATION | SUPPLY CURRENT |
|----------------|-----|-----|-----|------------------|------------------------------------|
| Standby | H | X | X | High-Z | I _{SB} , I _{SB1} |
| Output Disable | L | H | H | High-Z | I _{CC} , I _{CC1} |
| Read | L | L | H | D _{OUT} | I _{CC} , I _{CC1} |
| Write | L | X | L | D _{IN} | I _{CC} , I _{CC1} |

注意事項：「H」はハイレベル入力、「L」はローレベル入力。「X」は「H」又は「L」レベルのどちらでも良い。



DC 電気的特性

| PARAMETER | SYMBOL | TEST CONDITION | MIN. | TYP. *4 | MAX. | UNIT | | |
|--|--------------------|--|--------------------|---------|----------------------|------|-----|----|
| Supply Voltage | V _{CC} | | 2.7 | 3.3 | 5.5 | V | | |
| Input High Voltage | V _{IH} *1 | V _{CC} =2.7~3.6V | 2.2 | - | V _{CC} +0.5 | V | | |
| | | V _{CC} =4.5~5.5V | 0.5V _{CC} | | V _{CC} +0.5 | | | |
| Input Low Voltage | V _{IL} *2 | V _{CC} =2.7~3.6V | - 0.5 | - | 0.6 | V | | |
| | | V _{CC} =4.5~5.5V | - 0.5 | - | 0.8 | | | |
| Input Leakage Current | I _{LI} | V _{CC} ≥ V _{IN} ≥ V _{SS} | - 1 | - | 1 | μA | | |
| Output Leakage Current | I _{LO} | V _{CC} ≥ V _{OUT} ≥ V _{SS} , Output Disabled | - 1 | - | 1 | μA | | |
| Output High Voltage | V _{OH} | I _{OH} = -1mA | 2.4 | 3.0 | - | V | | |
| Output Low Voltage | V _{OL} | I _{OL} = 2mA | - | - | 0.4 | V | | |
| Average Operating Power supply Current | I _{CC} | Cycle time = Min. CE# ≤ 0.2V, I _{I/O} = 0mA Other pins at 0.2V or V _{CC} -0.2V | -45 | - | 9 | 16 | mA | |
| | | | -55 | - | 8 | 13 | mA | |
| | I _{CC1} | Cycle time = 1μs CE# ≤ 0.2V and I _{I/O} = 0mA Other pins at 0.2V or V _{CC} -0.2V | - | 2 | 4 | mA | | |
| Standby Power Supply Current | I _{SB1} | CE# ≥ V _{CC} -0.2V Others at 0.2V or V _{CC} - 0.2V | SL *5 | 25°C | - | 1 | 3 | μA |
| | | | SLI *5 | 40°C | - | 1.5 | 3.5 | μA |
| | | | SL | | - | 1 | 5 | μA |
| | | | SLI | | - | 1 | 10 | μA |

注意事項：

- 最大入力電圧、V_{IH} (max.)は 10ns 以内のパルス幅で V_{CC} + 3.0V とする。
- 最低入力電圧、V_{IL} (min.)は 10ns 以内のパルス幅で V_{SS} - 3.0V とする。
- オーバー/アンダーシュートに関しては製品評価段階で評価済みですが、量産時のテストはしていません。
- V_{CC}=V_{CC}(typ.)、T_A=25°Cの条件で測定された平均値は参考値として示してありますが、保証値ではなく量産時のテストはしていません。
- この項目はV_{CC}=3.0Vにおける参考値。

負荷容量 (T_A=25°C, f=1.0MHz)

| PARAMETER | SYMBOL | MIN. | MAX | UNIT |
|--------------------------|------------------|------|-----|------|
| Input Capacitance | C _{IN} | - | 6 | pF |
| Input/Output Capacitance | C _{I/O} | - | 8 | pF |

注意事項：これらのパラメータは製品評価で保証されていますが、量産時のテストはしていません。

AC テスト条件

| | |
|--|---|
| Input Pulse Levels | 0.2V to V _{CC} - 0.2V |
| Input Rise and Fall Times | 3ns |
| Input and Output Timing Reference Levels | 1.5V |
| Output Load | C _L = 50pF + 1TTL, I _{OH} /I _{OL} = -1mA/2mA |

AC 電気的特性
(1) リード・サイクル

| PARAMETER | SYM. | LY62256B-45 | | LY62256B-55 | | UNIT |
|------------------------------------|--------------------|-------------|------|-------------|------|------|
| | | MIN. | MAX. | MIN. | MAX. | |
| Read Cycle Time | t _{RC} | 45 | - | 55 | - | ns |
| Address Access Time | t _{AA} | - | 45 | - | 55 | ns |
| Chip Enable Access Time | t _{ACE} | - | 45 | - | 55 | ns |
| Output Enable Access Time | t _{OE} | - | 20 | - | 25 | ns |
| Chip Enable to Output in Low-Z | t _{CLZ} * | 10 | - | 10 | - | ns |
| Output Enable to Output in Low-Z | t _{OLZ} * | 5 | - | 5 | - | ns |
| Chip Disable to Output in High-Z | t _{CHZ} * | - | 15 | - | 20 | ns |
| Output Disable to Output in High-Z | t _{OHZ} * | - | 15 | - | 20 | ns |
| Output Hold from Address Change | t _{OH} | 10 | - | 10 | - | ns |

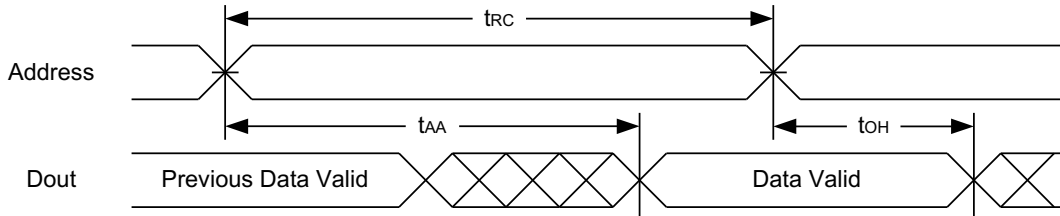
(2) ライト・サイクル

| PARAMETER | SYM. | LY62256B-45 | | LY62256B-55 | | UNIT |
|----------------------------------|--------------------|-------------|------|-------------|------|------|
| | | MIN. | MAX. | MIN. | MAX. | |
| Write Cycle Time | t _{WC} | 45 | - | 55 | - | ns |
| Address Valid to End of Write | t _{AW} | 40 | - | 50 | - | ns |
| Chip Enable to End of Write | t _{CW} | 40 | - | 50 | - | ns |
| Address Set-up Time | t _{AS} | 0 | - | 0 | - | ns |
| Write Pulse Width | t _{WP} | 35 | - | 45 | - | ns |
| Write Recovery Time | t _{WR} | 0 | - | 0 | - | ns |
| Data to Write Time Overlap | t _{DW} | 20 | - | 25 | - | ns |
| Data Hold from End of Write Time | t _{DH} | 0 | - | 0 | - | ns |
| Output Active from End of Write | t _{OW} * | 5 | - | 5 | - | ns |
| Write to Output in High-Z | t _{WHZ} * | - | 15 | - | 20 | ns |

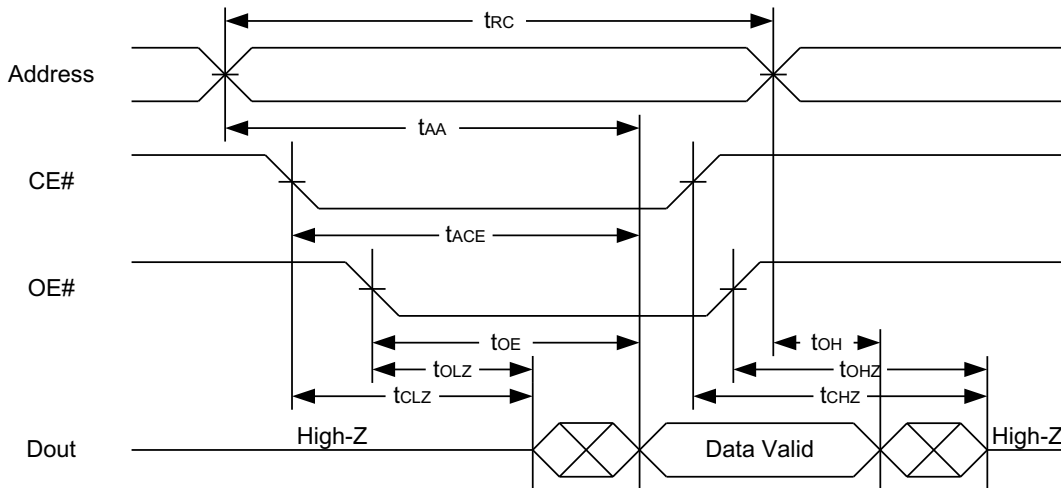
*These parameters are guaranteed by device characterization, but not production tested.

タイミング波形

リード・サイクル1 (アドレス・コントロール) (注意事項1, 2)



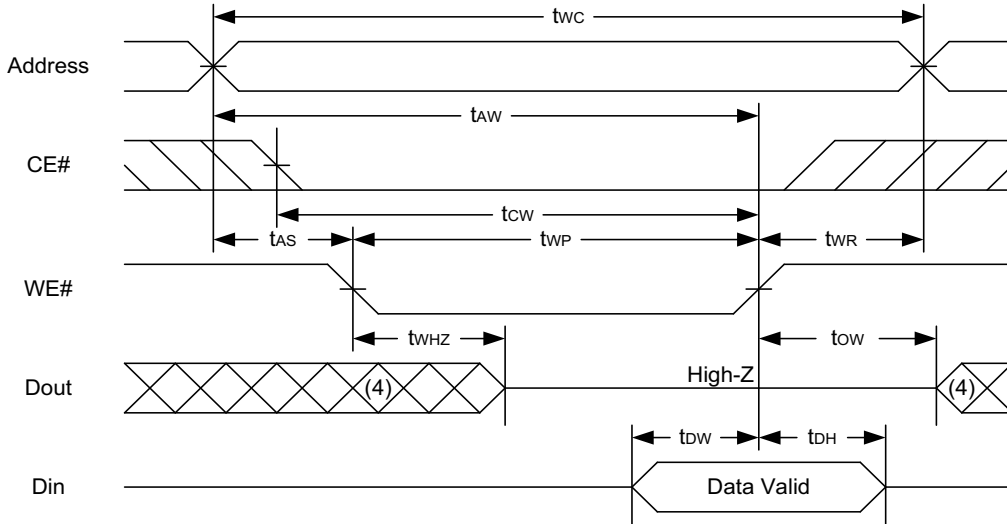
リード・サイクル2 (CE#とOE# コントロール) (注意事項1, 3, 4, 5)



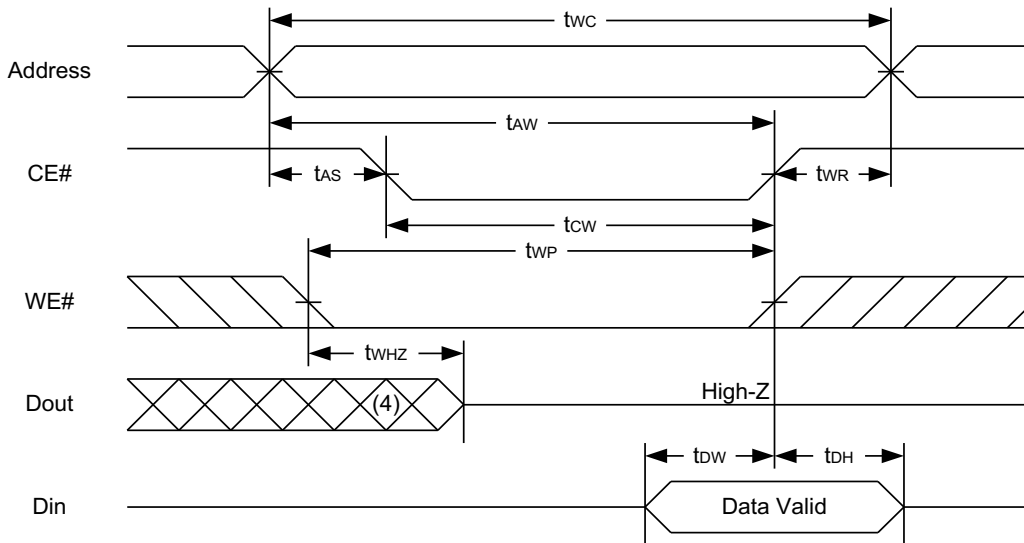
注意事項：

1. リード・サイクル時には WE# はハイレベルでなければなりません。
2. OE# と CE# はローレベルの場合はリード・サイクルとなります。
3. アドレスは CE# はローレベルに変化する前、または同時に有効でなければなりません。もしそうでなければ tAA は保証されません。
4. tCLZ、tBLZ、tOLZ、tCHZ、tBHZ、および tOHZ は、CL = 5pF で指定されます。その変化は定常状態から ±500mV の測定です。
5. 温度および電圧が同じ条件であれば tCHZ は tCLZ より小さく、tBHZ は tBLZ より小さく、tOHZ は tOLZ より小さくなります。

ライト・サイクル1 (WE# コントロール) (注意事項 1, 2, 4, 5)



ライト・サイクル 2 (CE# コントロール) (注意事項 1, 4, 5)



注意事項：

1. 書き込みはCE #はローレベル、CE 2がハイレベル、WE #はローレベルのオーバーラップ中に実行されます。
2. OE #がローレベルのWE #制御書き込みサイクル中、内部回路のドライバーをオフにしてデータを書き込みするにはtWPをtWHZ + tDWより大きくする必要があります。
3. この期間、I/Oピンは出力状態にあり入力信号を印加してはいけません。
4. CE #のローレベルとWE #のローレベルへの変化と同時にまたはその後に発生した場合、出力は高インピーダンス状態になります。
5. tOWおよび tWHZは CL = 5pF の条件です。この変化は定常状態から±500mVでの測定です。

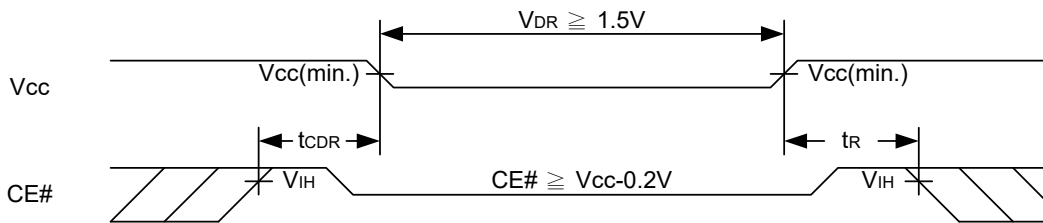


データ保持特性

| PARAMETER | SYMBOL | TEST CONDITION | MIN. | TYP. | MAX. | UNIT | | |
|-------------------------------------|------------------|--|-------------------|------|------|------|-----|----|
| Vcc for Data Retention | V _{DR} | CE# ≥ V _{CC} - 0.2V | 1.5 | - | 5.5 | V | | |
| Data Retention Current | I _{DR} | V _{CC} = 1.5V CE# ≥ V _{CC} - 0.2V | SL | 25°C | - | 1 | 3 | μA |
| | | | SLI | 40°C | - | 1.5 | 3.5 | μA |
| | | Others at 0.2V or V _{CC} -0.2V | SL | | - | 1 | 5 | μA |
| | | | SLI | | - | 1 | 10 | μA |
| Chip Disable to Data Retention Time | t _{CDR} | See Data Retention Waveforms (below) | 0 | - | - | ns | | |
| Recovery Time | t _R | | t _{RC} * | - | - | ns | | |

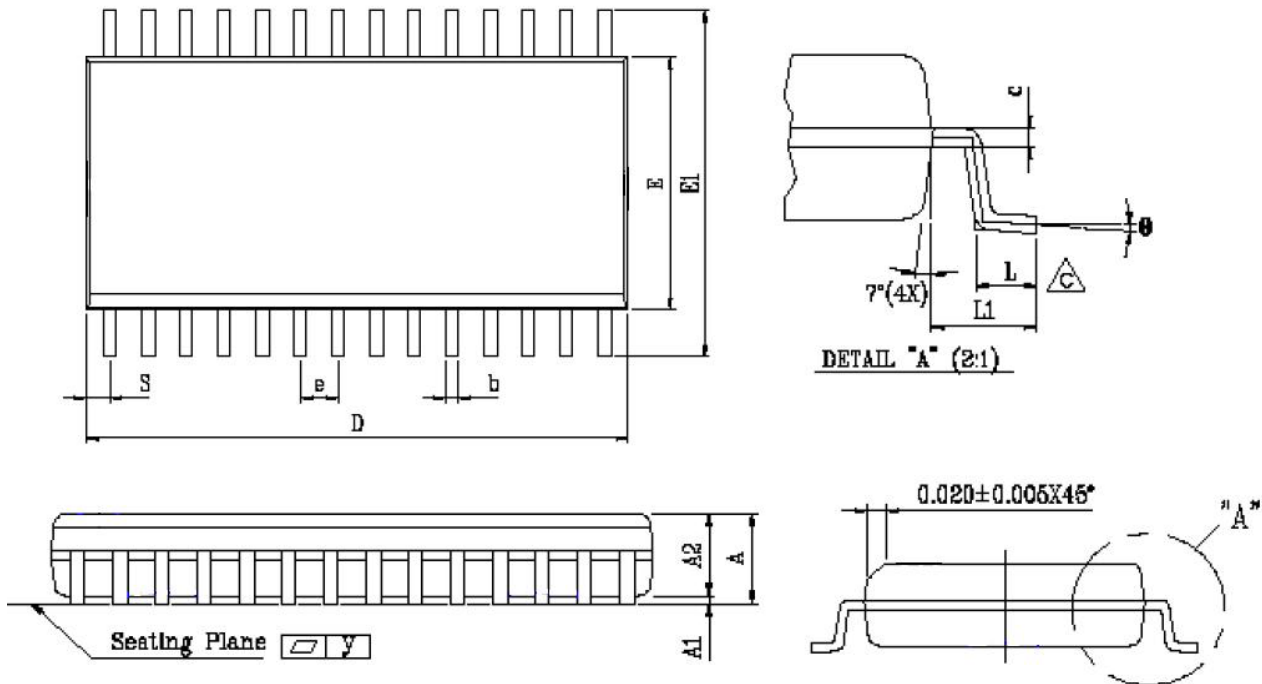
t_{RC}* = Read Cycle Time

データ保持タイミング・チャート



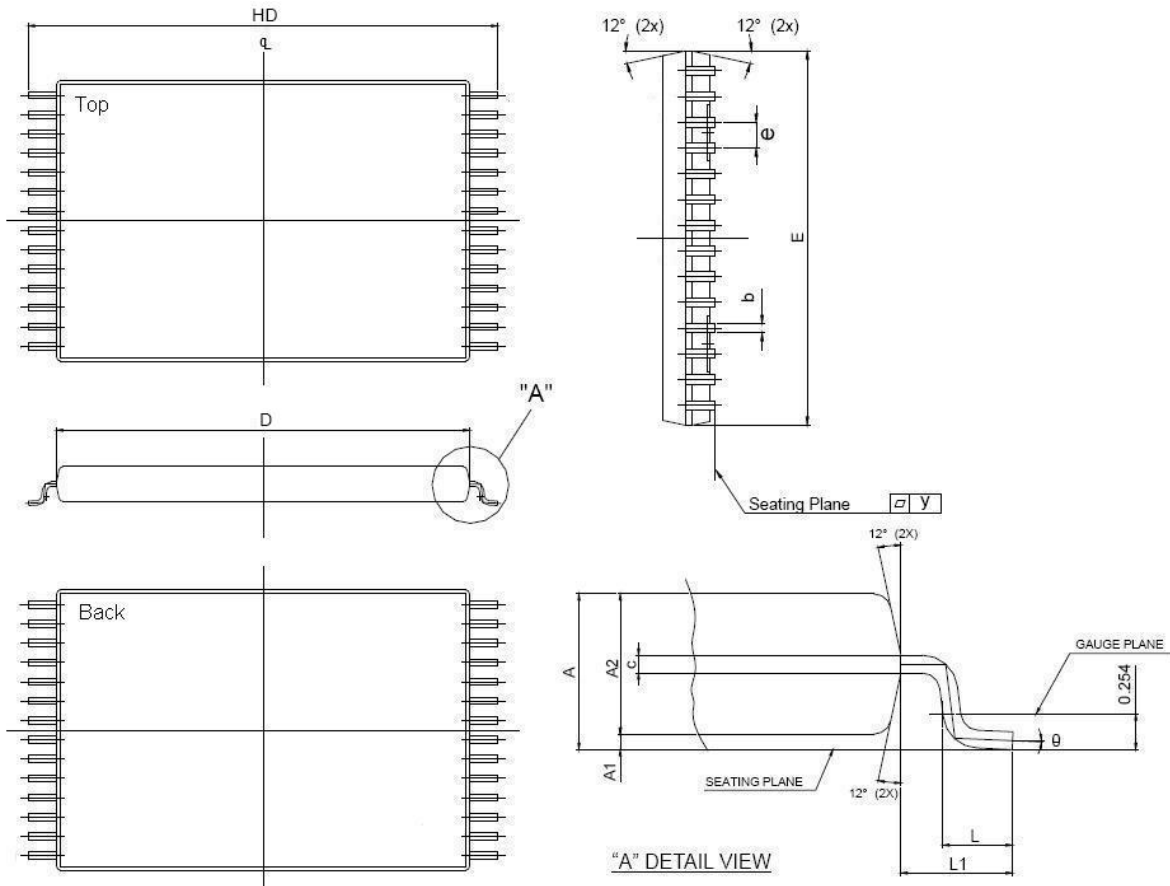
パッケージ外形寸法

28-pin 330 mil SOP パッケージ外形寸法



| SYM. | UNIT | INCH(BASE) | MM(REF) |
|------|------|-------------|--------------|
| A | | 0.120(MAX) | 3.048(MAX) |
| A1 | | 0.002(MIN) | 0.05(MIN) |
| A2 | | 0.098±0.005 | 2.489±0.127 |
| b | | 0.016(TYP) | 0.406(TYP) |
| c | | 0.010(TYP) | 0.254(TYP) |
| D | | 0.728(MAX) | 18.491(MAX) |
| E | | 0.340(MAX) | 8.636(MAX) |
| E1 | | 0.465±0.012 | 11.811±0.305 |
| e | | 0.050(TYP) | 1.270(TYP) |
| L | | 0.038(MAX) | 0.965(MAX) |
| L1 | | 0.067±0.008 | 1.702 ±0.203 |
| S | | 0.047(MAX) | 1.194(MAX) |
| y | | 0.004(MAX) | 0.102(MAX) |
| ∅ | | 0°~10° | 0°~10° |

28-pin 8mm x 13.4mm sTSOP パッケージ外形寸法



| SYMBOLS | DIMENSIONS IN MILLIMETERS | | | DIMENSIONS IN INCHES | | |
|---------|---------------------------|-------|-------|----------------------|--------|-------|
| | MIN | NOM | MAX | MIN | NOM | MAX |
| A | 1.00 | 1.10 | 1.20 | 0.040 | 0.043 | 0.047 |
| A1 | 0.05 | - | 0.15 | 0.002 | - | 0.006 |
| A2 | 0.91 | 1.00 | 1.05 | 0.036 | 0.039 | 0.041 |
| b | 0.17 | 0.22 | 0.27 | 0.007 | 0.009 | 0.011 |
| c | 0.07 | 0.15 | 0.23 | 0.003 | 0.006 | 0.009 |
| HD | 13.20 | 13.40 | 13.60 | 0.520 | 0.528 | 0.535 |
| D | 11.60 | 11.80 | 12.00 | 0.457 | 0.465 | 0.472 |
| E | 7.80 | 8.00 | 8.20 | 0.307 | 0.315 | 0.323 |
| e | - | 0.55 | - | - | 0.0216 | - |
| L | 0.30 | 0.50 | 0.70 | 0.012 | 0.020 | 0.028 |
| L1 | 0.675 | - | - | 0.027 | - | - |
| Y | 0.00 | - | 0.076 | 0.000 | - | 0.003 |
| θ | 0° | 3° | 5° | 0° | 3° | 5° |

注文時の関連情報

| Package Type | Access Time/Speed (ns) | Power Type | Temperature Range(°C) | Packing Type | Lyontek Item No. |
|-------------------------|------------------------|----------------------------|-----------------------|--------------|-------------------|
| 28-pin 330mil SOP | 45 | Special Ultra Low Power | -40°C~85°C | Tray | LY62256BSL-45SLI |
| | | | | Tape Reel | LY62256BSL-45SLIT |
| 28-pin 8mmx13.4mm sTSOP | 45 | Special Ultra Low Power | -40°C~85°C | Tray | LY62256BRL-45SLI |
| | | | | Tape Reel | LY62256BRL-45SLIT |