



改訂記録

<u>改訂番号</u>	<u>改訂内容</u>	<u>発行年月日</u>
Rev. J1.0	初版	2020年9月23日
Rev. J1.1	4ページ スタンバイ電流変更 Supply Current / ISB1 SL MAX.=5 , SLI MAX.=10	2022年6月10日
Rev. J1.2	15ページ 注文情報を変更 32 Pin(450mil) SOP PackingType : Tube→Tray	2023年8月24日
Rev. J1.3	11ページ パッケージ外形寸法外形寸法 32 pin 8mm x 20mm TSOP I L1 誤記入を訂正	2025年8月11日

REVISION HISTORY

<u>Revision</u>	<u>Description</u>	<u>Issue Date</u>
Rev. 1.0	Initial Issue	Sep.23.2020
Rev. 1.1	Revised DC ELECTRICAL CHARACTERISTICS of Standby Power Supply Current / ISB1 SL MAX.=5 , SLI MAX.=10 in page 4	June.10.2022
Rev. 1.2	Revised ORDERING INFORMATION in page 15 32 Pin(450mil) SOP PackingType : Tube→Tray	Aug.24.2023
Rev. 1.3	Revised Typo error of PACKAGE OUTLINE DIMENSION : 32 pin 8mm x 20mm TSOP I L1 in page 11	Aug.11.2025

特長

- アクセス時間 : 45/55ns (max)
- 低消費電力:
動作電流 : 12/10mA (typ.)
スタンバイ電流 : 1 μ A (typ.)
- 単一電源動作 : 2.7V ~ 3.6V
- 入出力TTLコンパチブル
- 完全スタティック動作
- トライ・ステート出力
- データ保持最低電源電圧 : 1.5V (min.)
- **グリーン・パッケージ対応**
- パッケージ: 32-pin 450mil SOP
32-pin 600mil PDIP
32-pin 8mm x 20mm TSOP I
32-pin 8mm x 13.4mm sTSOP
36-ball 6mm x 8mm TFBGA

概要

LY62L2568Bシリーズは2,097,152ビットで262,144 x 8ビットの低消費電力CMOSスタティックRAMです。

高性能と高信頼性CMOS技術を採用し全動作温度範囲において安定したスタンバイ電流特性を持っています。

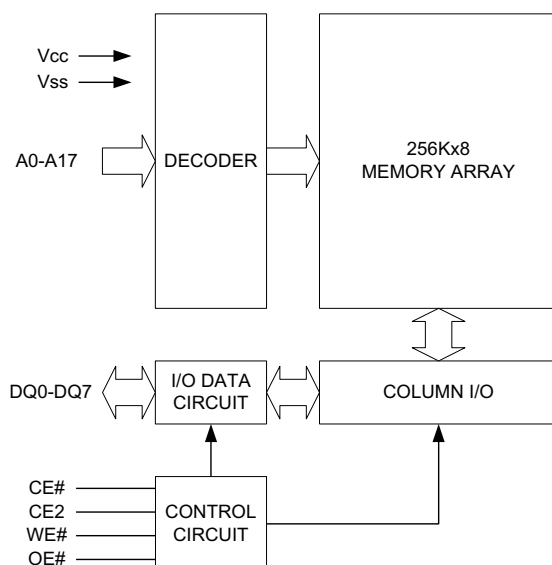
LY62L2568Bシリーズは低消費電力の商品に適しています。特に電源切断時に二次電源でバックアップしデータを保持する必要があるシステムに最適です。

LY62L2568Bシリーズは単一の2.7V ~ 3.6Vの電源で動作し全ての入出力はTTLコンパチです。

製品ラインナップ

Product Family	Operating Temperature	V _{CC} Range	Speed	Power Dissipation	
				Standby(I _{SB1} , TYP.)	Operating(I _{CC} , TYP.)
LY62L2568B	0 ~ 70°C	2.7 ~ 3.6V	45/55ns	1 μ A	12/10mA
LY62L2568B(I)	-40 ~ 85°C	2.7 ~ 3.6V	45/55ns	1 μ A	12/10mA

機能ブロックダイアグラム

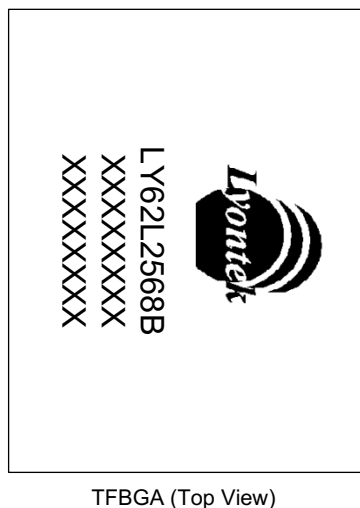
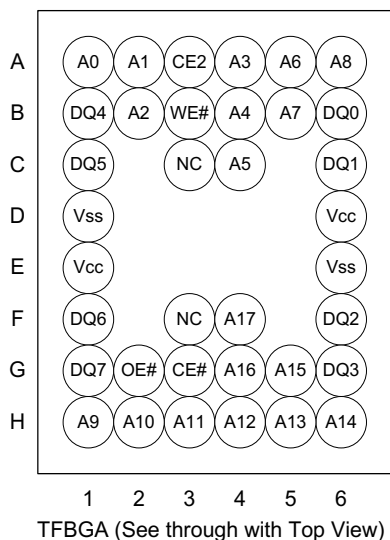
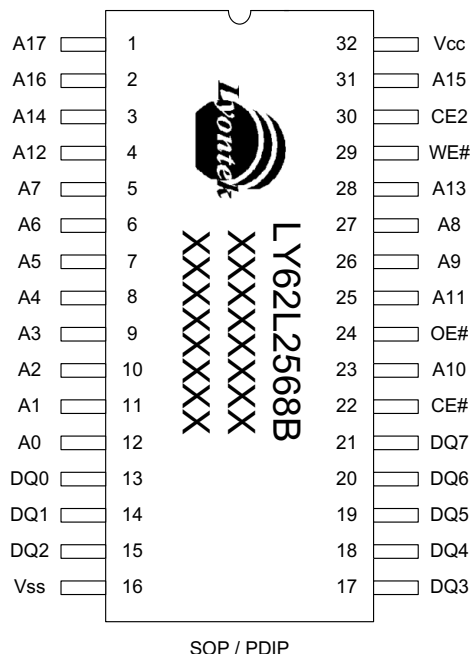


ピン名称PIN

SYMBOL	DESCRIPTION
A0 - A17	Address Inputs
DQ0 - DQ7	Data Inputs/Outputs
CE#, CE2	Chip Enable Inputs
WE#	Write Enable Input
OE#	Output Enable Input
V _{CC}	Power Supply
V _{SS}	Ground
NC	No Connection



ピン配置





絶対最大定格 *

PARAMETER	SYMBOL	RATING	UNIT
Voltage on V_{CC} relative to V_{SS}	V_{T1}	-0.5 to 4.6	V
Voltage on any other pin relative to V_{SS}	V_{T2}	-0.5 to $V_{CC}+0.5$	V
Operating Temperature	T_A	0 to 70(C grade)	°C
		-40 to 85(I grade)	
Storage Temperature	T_{STG}	-65 to 150	°C
Power Dissipation	P_D	1	W
DC Output Current	I_{OUT}	50	mA

*「絶対最大定格」に記載されている以上のストレスは、デバイスに恒久的な損傷を与える可能性があります。これはストレス量のみでありデバイスの機能的な動作や、この仕様の動作セクションに示されている条件を超えるその他の条件を意味するものではありません。長期にわたり絶対最大定格条件に曝すとデバイスの信頼性に影響を与える可能性があります。

真理値表（動作表）

MODE	CE#	CE2	OE#	WE#	I/O OPERATION	SUPPLY CURRENT
Standby	H	X	X	X	High-Z	I_{SB1}
	X	L	X	X	High-Z	I_{SB1}
Output Disable	L	H	H	H	High-Z	I_{CC}, I_{CC1}
Read	L	H	L	H	D_{OUT}	I_{CC}, I_{CC1}
Write	L	H	X	L	D_{IN}	I_{CC}, I_{CC1}

注意事項：「H」はハイレベル入力、「L」はローレベル入力。「X」は「H」又は「L」レベルのどちらでも良い。



DC 電気的特性

PARAMETER	SYMBOL	TEST CONDITION			MIN.	TYP. ^{*4}	MAX.	UNIT	
Supply Voltage	V _{CC}				2.7	3.0	3.6	V	
Input High Voltage	V _{IH} ^{*1}				2.2	-	V _{CC} +0.3	V	
Input Low Voltage	V _{IL} ^{*2}				- 0.2	-	0.6	V	
Input Leakage Current	I _{LI}	V _{CC} ≥ V _{IN} ≥ V _{SS}			- 1	-	1	μA	
Output Leakage Current	I _{LO}	V _{CC} ≥ V _{OUT} ≥ V _{SS} , Output Disabled			- 1	-	1	μA	
Output High Voltage	V _{OH}	I _{OH} = -1mA			2.2	2.7	-	V	
Output Low Voltage	V _{OL}	I _{OL} = 2mA			-	-	0.4	V	
Average Operating Power supply Current	I _{CC}	Cycle time = MIN. CE# = 0.2V and CE2≥V _{CC} -0.2V, I _{I/O} = 0mA Other pins at 0.2V or V _{CC} - 0.2V		- 45	-	12	20	mA	
				- 55	-	10	17	mA	
	I _{CC1}	Cycle time = 1μs CE# = 0.2V and CE2≥V _{CC} -0.2V, I _{I/O} = 0mA Other pins at 0.2V or V _{CC} - 0.2V			-	3	5	mA	
Standby Power Supply Current	I _{SB1}	CE# ≥V _{CC} -0.2V or CE2≤0.2V Others at 0.2V or V _{CC} - 0.2V		SL ^{*5}	25°C	-	1	3	μA
				SLI ^{*5}	40°C	-	1	3	μA
				SL		-	1	5	μA
				SLI		-	1	10	μA

注意事項：

- 最大入力電圧、 V_{IH} (max.)は 10ns 以内のパルス幅で $V_{CC} + 3.0V$ とする。
- 最低入力電圧、 V_{IL} (min.)は 10ns以内のパルス幅で $V_{SS} - 3.0V$ とする。
- オーバー/アンダーシュートに関しては製品評価段階で評価済みですが、量産時のテストはしていません。
- $V_{CC}=V_{CC}(typ.)$ 、 $T_A=25^\circ C$ の条件で測定された平均値は参考値として示してありますが、保証値ではなく量産時のテストはしていません。
- この項目は $V_{CC}=3.0V$ における参考値。



負荷容量 ($T_A=25^\circ\text{C}$, $f=1.0\text{MHz}$)

PARAMETER	SYMBOL	MIN.	MAX.	UNIT
Input Capacitance	C_{IN}	-	6	pF
Input/Output Capacitance	$C_{I/O}$	-	8	pF

注意事項：これらのパラメータは製品評価で保証されていますが、量産時のテストはしていません。

AC テスト条件

Input Pulse Levels	0.2V to $V_{CC} - 0.2V$
Input Rise and Fall Times	3ns
Input and Output Timing Reference Levels	1.5V
Output Load	$C_L = 30\text{pF} + 1\text{TTL}$, $I_{OH}/I_{OL} = -1\text{mA}/2\text{mA}$

AC 電気的特性

(1) リード・サイクル

PARAMETER	SYM.	LY62L2568B-45		LY62L2568B-55		UNIT
		MIN.	MAX.	MIN.	MAX.	
Read Cycle Time	t_{RC}	45	-	55	-	ns
Address Access Time	t_{AA}	-	45	-	55	ns
Chip Enable Access Time	t_{ACE}	-	45	-	55	ns
Output Enable Access Time	t_{OE}	-	20	-	25	ns
Chip Enable to Output in Low-Z	t_{CLZ}^*	10	-	10	-	ns
Output Enable to Output in Low-Z	t_{OLZ}^*	5	-	5	-	ns
Chip Disable to Output in High-Z	t_{CHZ}^*	-	15	-	20	ns
Output Disable to Output in High-Z	t_{OHZ}^*	-	15	-	20	ns
Output Hold from Address Change	t_{OH}	10	-	10	-	ns

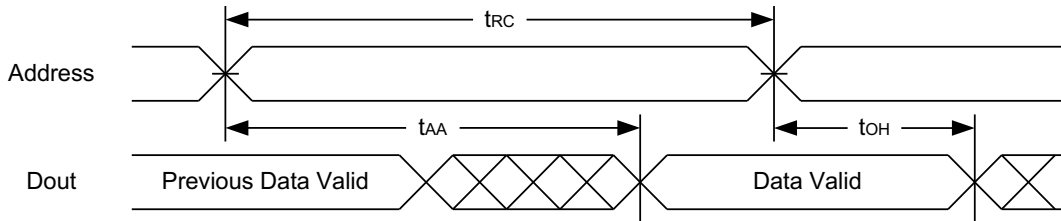
(2) ライト・サイクル

PARAMETER	SYM.	LY62L2568B-45		LY62L2568B-55		UNIT
		MIN.	MAX.	MIN.	MAX.	
Write Cycle Time	t_{WC}	45	-	55	-	ns
Address Valid to End of Write	t_{AW}	40	-	50	-	ns
Chip Enable to End of Write	t_{CW}	40	-	50	-	ns
Address Set-up Time	t_{AS}	0	-	0	-	ns
Write Pulse Width	t_{WP}	35	-	45	-	ns
Write Recovery Time	t_{WR}	0	-	0	-	ns
Data to Write Time Overlap	t_{DW}	20	-	25	-	ns
Data Hold from End of Write Time	t_{DH}	0	-	0	-	ns
Output Active from End of Write	t_{OW}^*	5	-	5	-	ns
Write to Output in High-Z	t_{WHZ}^*	-	15	-	20	ns

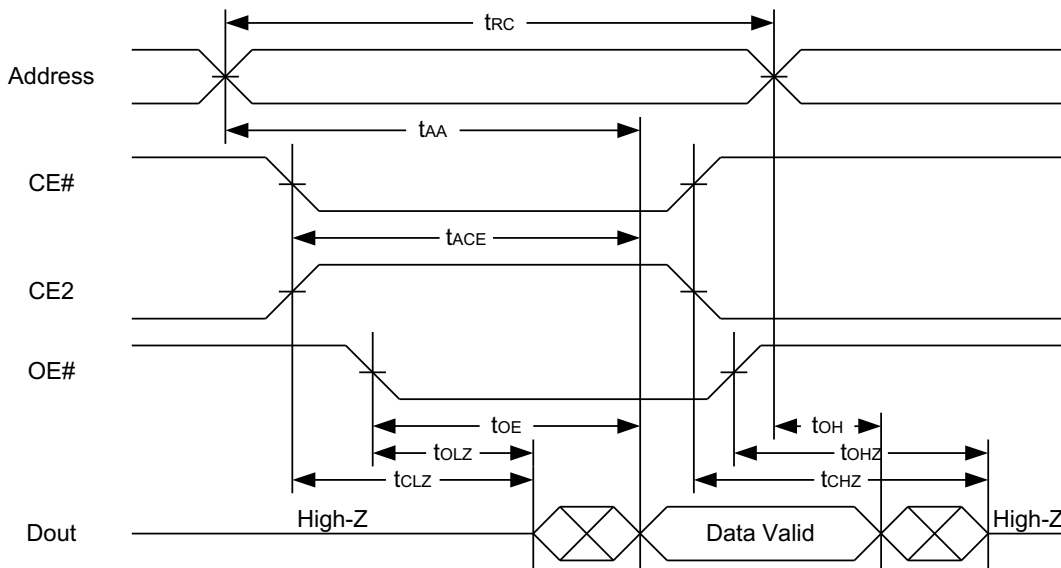
*各パラメータは製品特性上の保証値ですが、量産時のテストはしていません。

タイミング波形

リード・サイクル 1 (アドレス・コントロール) (注意事項1, 2)



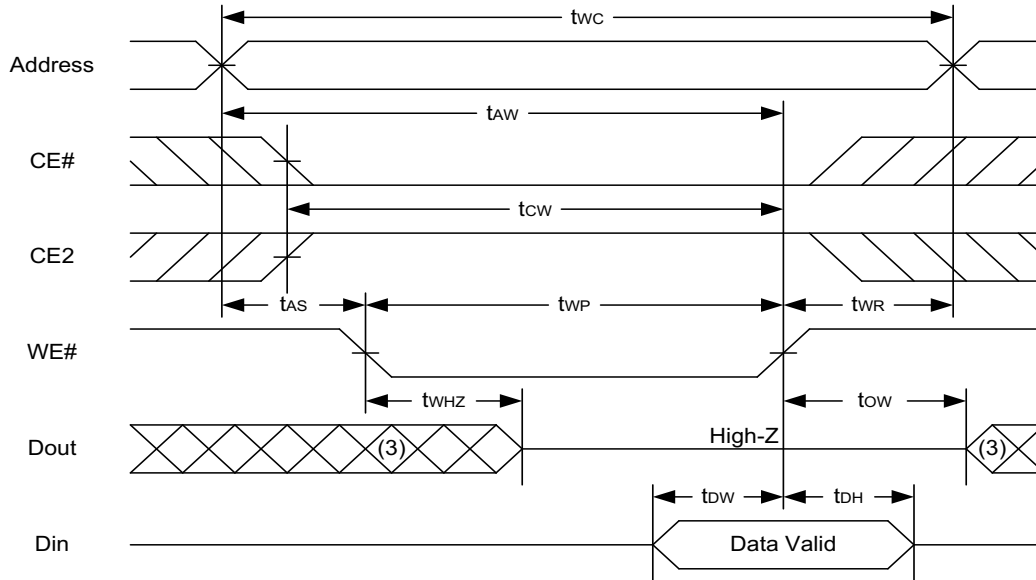
リード・サイクル 2 (CE#, CE2とOE# コントロール) (注意事項1, 3, 4, 5)



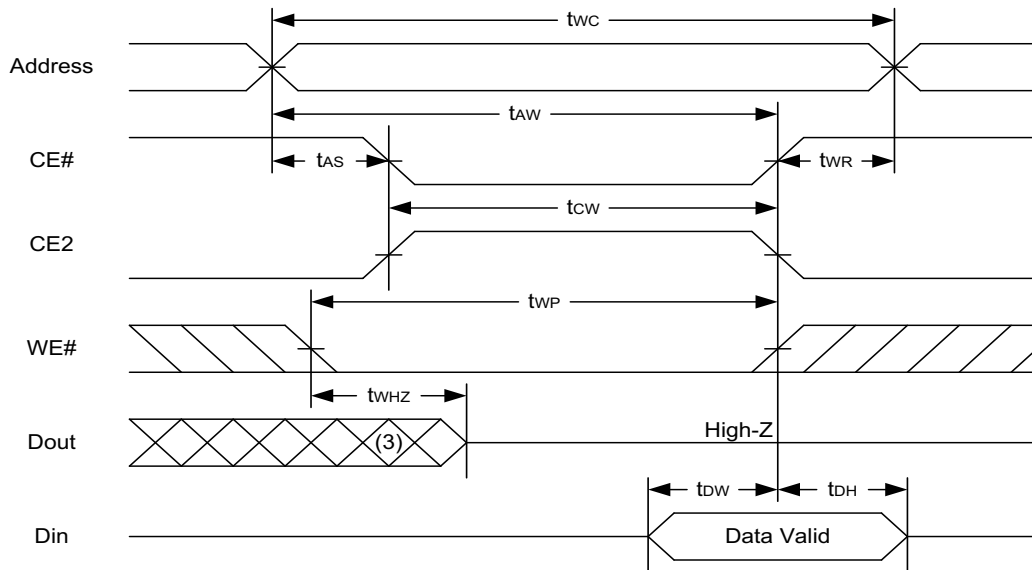
注意事項:

1. リード・サイクル時には WE#はハイレベルでなければなりません。
2. OE#と CE#はローレベル、LB#と UB#のどちらかでもローレベルの場合はリード・サイクルとなります。
3. アドレスは CE#はローレベル、LB#または UB#はローレベルに変化する前、または同時に有効でなければなりません。
もしそうでなければ tAAは保証されません。
4. tCLZ、tBLZ、tOLZ、tCHZ、tBHZ、および tOHZは、CL = 5pFで指定されます。その変化は定常状態から±500mVの測定です。
5. 温度および電圧が同じ条件であれば tCHZは tCLZより小さく、tBHZは tBLZより小さく、tOHZは tOLZより小さくなります。

ライト・サイクル 1 (WE# コントロール) (注意事項 1,2,4,5)



ライト・サイクル 2 (CE#とCE2 コントロール) (注意事項 1,4,5)



注意事項：

- 書き込みはCE#はローレベル、WE#はハイレベル、LB#またはUB#はローレベルのオーバーラップ中に実行されます。
- OE#がローレベルのWE#制御書き込みサイクル中、内部回路のドライバーをオフにしてデータを書き込みするには $t_{WP} > t_{WHZ} + t_{DW}$ より大きくする必要があります。
- この期間、I/Oピンは出力状態にあり入力信号を印加してはいけません。
- CE#、LB#、UB#のローレベルへの変化がWE#のローレベルへの変化と同時にまたはその後に発生した場合、出力は高インピーダンス状態になります。
- t_{OW} および t_{WHZ} は $CL = 5pF$ の条件です。この変化は定常状態から $\pm 500mV$ での測定です。

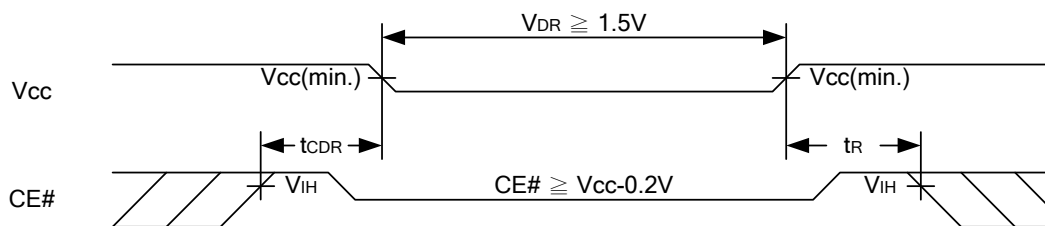
データ保持特性

PARAMETER	SYMBOL	TEST CONDITION			MIN.	TYP.	MAX.	UNIT
V _{CC} for Data Retention	V _{DR}	CE# ≥ V _{CC} - 0.2V or CE2 ≤ 0.2V			1.5	-	3.6	V
Data Retention Current	I _{DR}	V _{CC} = 1.5V CE# ≥ V _{CC} - 0.2V or CE2 ≤ 0.2V Other pins at 0.2V or V _{CC} -0.2V	SL	25°C	-	1	3	μA
			SLI	40°C	-	1	3	μA
			SL		-	1	5	μA
			SLI		-	1	10	μA
Chip Disable to Data Retention Time	t _{CDR}	See Data Retention Waveforms (below)			0	-	-	ns
Recovery Time	t _R				t _{RC} *	-	-	ns

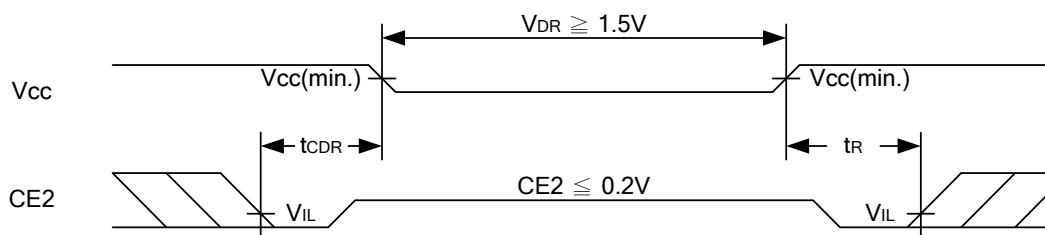
t_{RC}* = Read Cycle Time

DA データ保持タイミング・チャート

データ保持タイミング・チャート 1 (CE# コントロール)

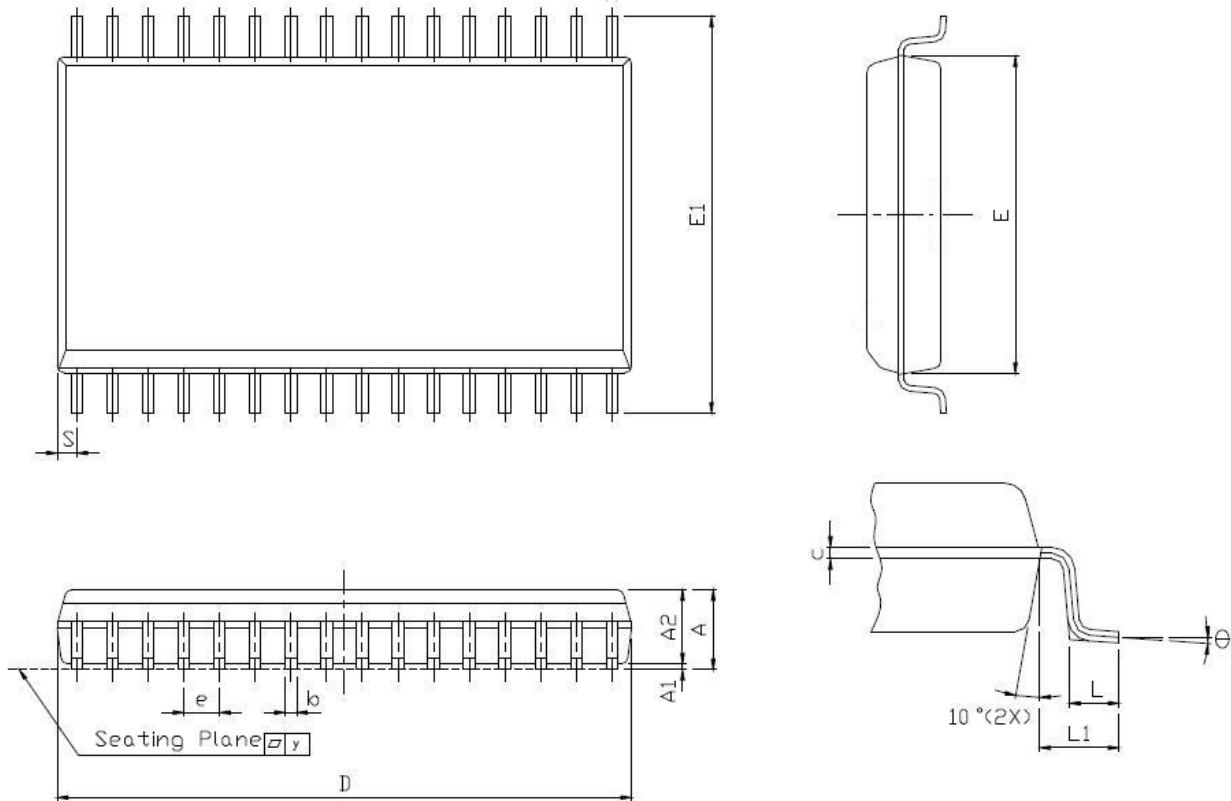


データ保持タイミング・チャート 2 (CE#2 コントロール)



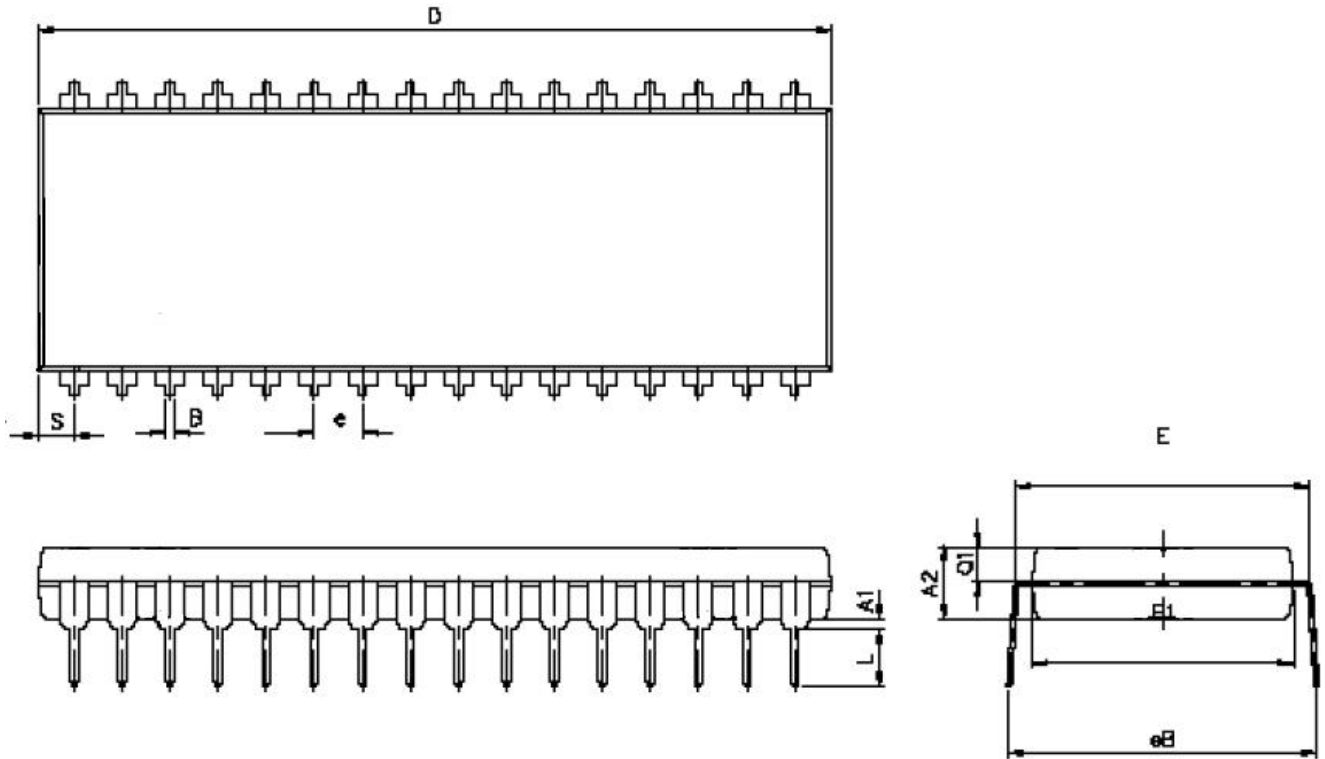
パッケージ外形寸法

32-pin 450 mil SOP パッケージ外形寸法



SYM.	UNIT	INCH.(BASE)	MM(REF)
A		0.120(MAX)	3.048(MAX)
A1		0.004(MIN)	0.102(MIN)
A2		0.116(MAX)	2.946(MAX)
b		0.016(TYP)	0.406(TYP)
c		0.008(TYP)	0.203(TYP)
D		0.817(MAX)	20.75(MAX)
E		0.445±0.006	11.303±0.152
E1		0.555±0.025	14.097±0.635
e		0.050(TYP)	1.270(TYP)
L		0.033±0.017	0.838±0.432
L1		0.055±0.008	1.397±0.203
S		0.026(MAX)	0.660(MAX)
y		0.004(MAX)	0.101(MAX)
Θ		0° -10°	0° -10°

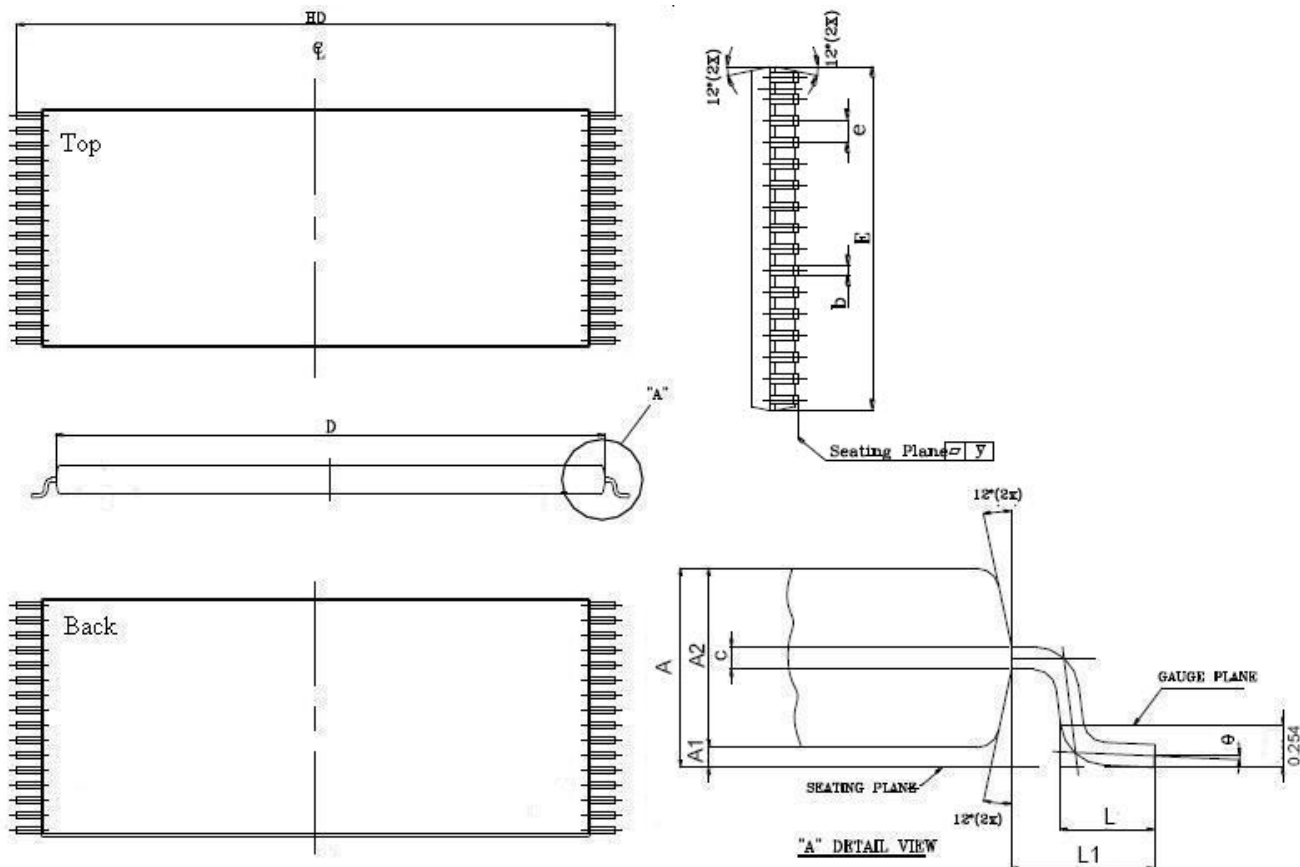
32-pin 600 mil PDIP パッケージ外形寸法



SYM.	UNIT	INCH(BASE)	MM(REF)
A1		0.015(MIN)	0.381(MIN)
A2		0.155±0.005	3.937±0.127
B		0.018±0.005	0.457±0.127
D		1.650±0.01	41.910±0.254
E		0.600±0.010	15.240±0.254
E1		0.545±0.005	13.843±0.127
e		0.100(TYP)	2.540(TYP)
eB		0.650±0.020	16.510±0.508.
L		0.158±0.043	4.013±1.092
S		0.075±0.010	1.905±0.254
Q1		0.070±0.005	1.778±0.127

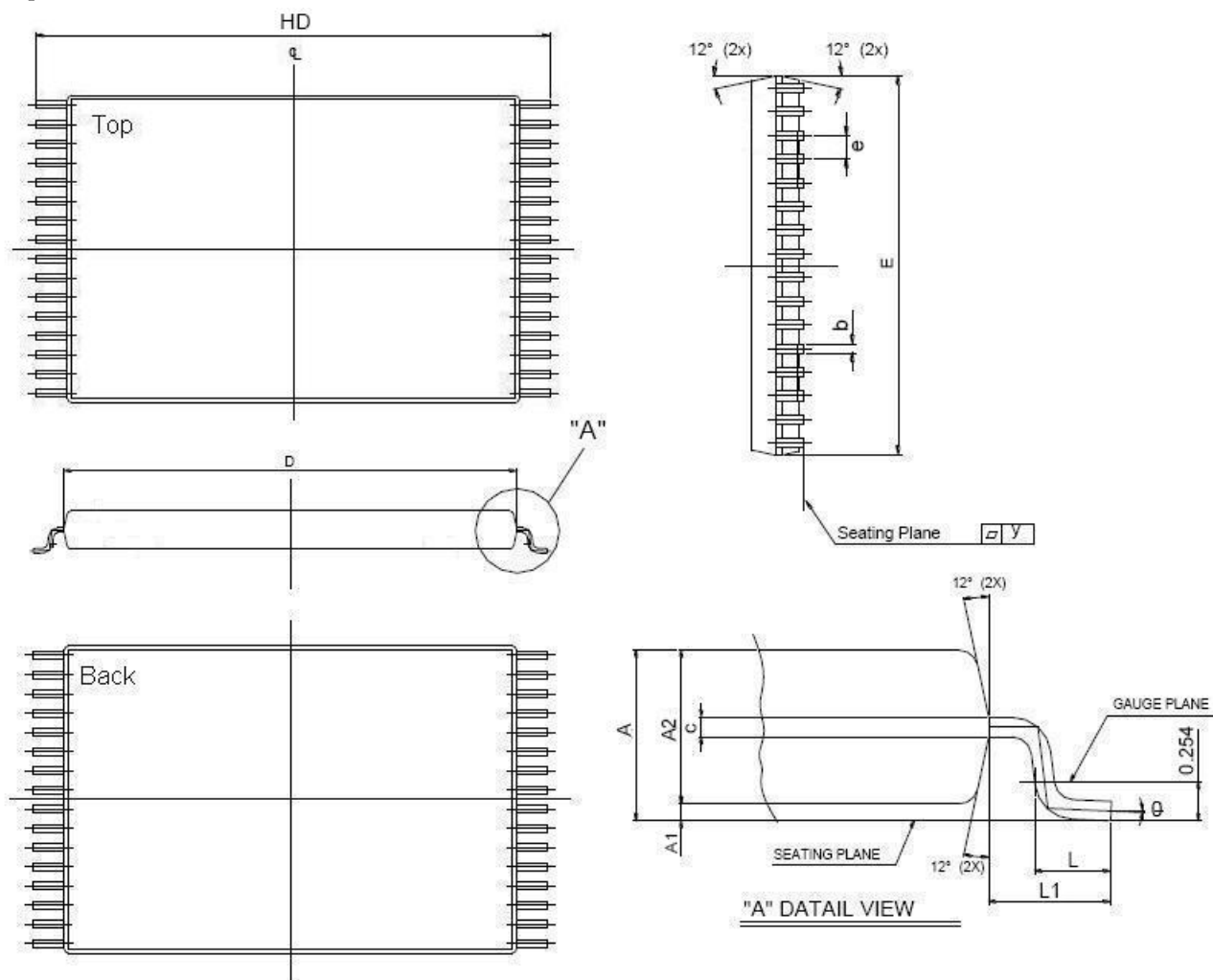
注意事項：D/E1/Sにはバリは含まれていません。

32-pin 8mm x 20mm TSOP I パッケージ外形寸法



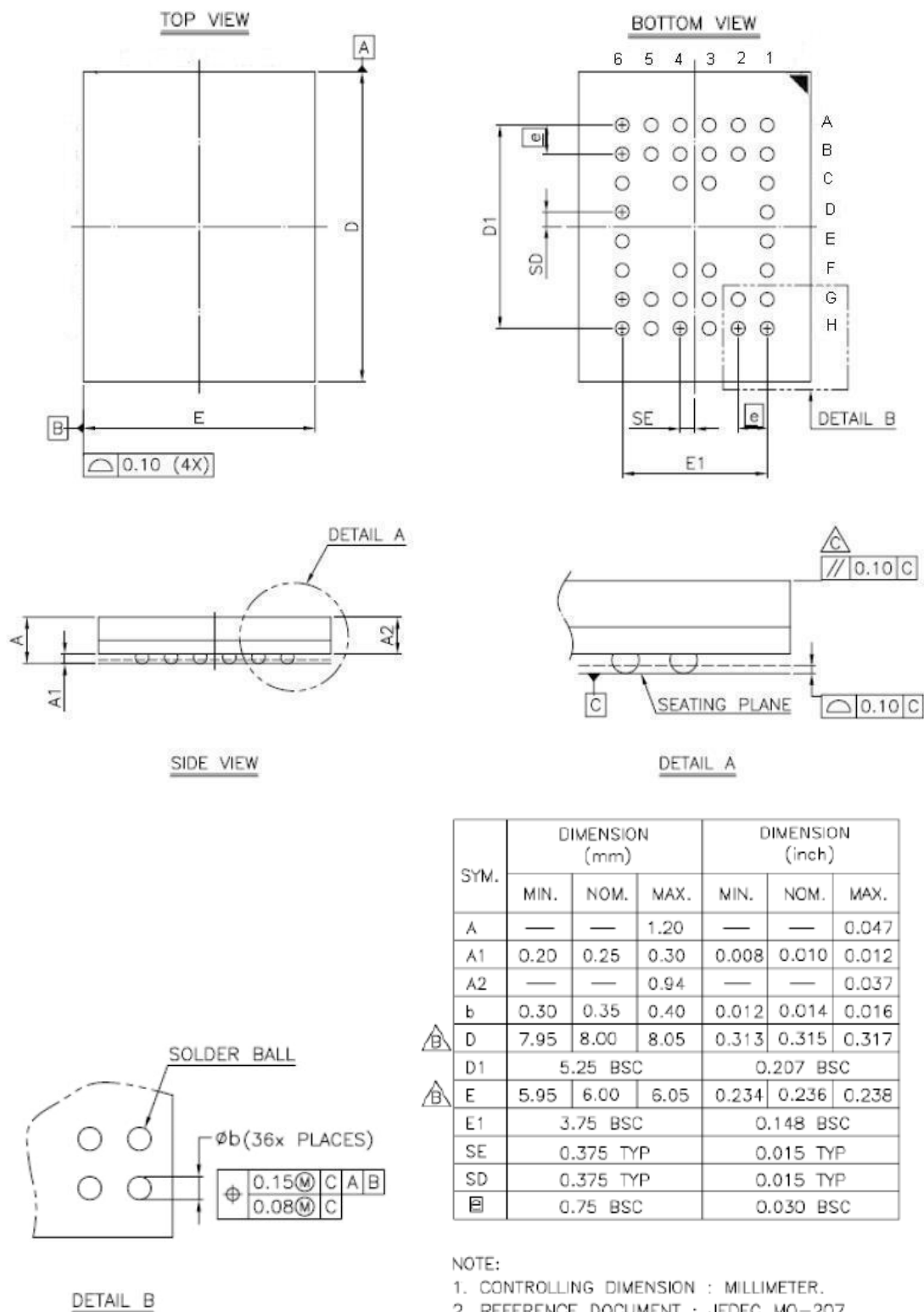
SYM.	UNIT	INCH(BASE)	MM(REF)
A		0.047 (MAX)	1.20 (MAX)
A1		0.004 ±0.002	0.10 ±0.05
A2		0.039 ±0.002	1.00 ±0.05
b		0.009 ±0.002	0.22 ±0.05
c		0.006 ±0.002	0.155 ±0.055
D		0.724 ±0.008	18.40 ±0.20
E		0.315 ±0.008	8.00 ±0.20
e		0.020 (TYP)	0.50 (TYP)
HD		0.787 ±0.008	20.00 ±0.20
L		0.024 ±0.004	0.60 ±0.10
L1		0.031 REF	0.8 REF
y		0.003 (MAX)	0.08 (MAX)
Θ		0°~5°	0°~5°

32-pin 8mm x 13.4mm sTSOP パッケージ外形寸法



SYM.	UNIT	INCH(BASE)	MM(REF)
A		0.049 (MAX)	1.25 (MAX)
A1		0.004 ±0.002	0.10 ±0.05
A2		0.039 ±0.002	1.00 ±0.05
b		0.009 ±0.002	0.22 ±0.05
c		0.006 ±0.002	0.155 ±0.055
D		0.465 ±0.008	11.80 ±0.20
E		0.315 ±0.008	8.00 ±0.20
e		0.020 (TYP)	0.50 (TYP)
HD		0.528±0.008	13.40 ±0.20.
L		0.02 ±0.008	0.50 ±0.20
L1		0.031 ±0.005	0.8 ±0.125
y		0.003 (MAX)	0.076 (MAX)
θ		0°~5°	0°~5°

36-ball 6mm × 8mm TFBGA パッケージ外形寸法





注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32-pin (450mil) SOP	45	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BSL-45SL
				Tape Reel	LY62L2568BSL-45SLT
			-40°C~85°C	Tray	LY62L2568BSL-45SLI
				Tape Reel	LY62L2568BSL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BSL-55SL
				Tape Reel	LY62L2568BSL-55SLT
			-40°C~85°C	Tray	LY62L2568BSL-55SLI
				Tape Reel	LY62L2568BSL-55SLIT



Lyontek Inc.

LY62L2568B

Rev. J1.3

256K X 8 BIT LOW POWER CMOS SRAM

注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32-pin (600mil) PDIP	45	Special Ultra Low Power	0°C~70°C	Tube	LY62L2568BPL-45SL
			-40°C~85°C	Tube	LY62L2568BPL-45SLI
	55	Special Ultra Low Power	0°C~70°C	Tube	LY62L2568BPL-55SL
			-40°C~85°C	Tube	LY62L2568BPL-55SLI



注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32-pin (8mm x 20mm) TSOP I	45	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BLL-45SL
				Tape Reel	LY62L2568BLL-45SLT
			-40°C~85°C	Tray	LY62L2568BLL-45SLI
				Tape Reel	LY62L2568BLL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BLL-55SL
				Tape Reel	LY62L2568BLL-55SLT
			-40°C~85°C	Tray	LY62L2568BLL-55SLI
				Tape Reel	LY62L2568BLL-55SLIT



注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32-pin (8mm x 13.4mm) sTSOP	45	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BRL-45SL
				Tape Reel	LY62L2568BRL-45SLT
			-40°C~85°C	Tray	LY62L2568BRL-45SLI
				Tape Reel	LY62L2568BRL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BRL-55SL
				Tape Reel	LY62L2568BRL-55SLT
			-40°C~85°C	Tray	LY62L2568BRL-55SLI
				Tape Reel	LY62L2568BRL-55SLIT



注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
36-ball (6mm x 8mm) TFBGA	45	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BGL-45SL
				Tape Reel	LY62L2568BGL-45SLT
			-40°C~85°C	Tray	LY62L2568BGL-45SLI
				Tape Reel	LY62L2568BGL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62L2568BGL-55SL
				Tape Reel	LY62L2568BGL-55SLT
			-40°C~85°C	Tray	LY62L2568BGL-55SLI
				Tape Reel	LY62L2568BGL-55SLIT