



### 改訂記録

<u>改訂番号</u>	<u>改訂内容</u>	<u>発行年月日</u>
Rev. J1.0	初版	2023年5月2日
Rev. J1.1	11ページ 注文情報を変更 32 Pin(450mil) SOP PackingType : Tube→Tray	2023年8月24日
Rev. J1.2	9ページ パッケージ外形寸法外形寸法 32 pin 8mm x 20mm TSOP I L1 誤記入を訂正	2025年8月11日
Rev. J1.3	1ページ 変更 特長 : 32 pin 8mm x 20mm TSOP Iを削除	2026年2月25日

### REVISION HISTORY

<u>Revision</u>	<u>Description</u>	<u>Issue Date</u>
Rev. 1.0	Initial Issue	May.02.2023
Rev. 1.1	Revised <b>ORDERING INFORMATION</b> in page 11 32 Pin(450mil) SOP PackingType : Tube→Tray	Aug.24.2023
Rev. 1.2	Revised Typo error of <b>PACKAGE OUTLINE DIMENSION</b> : 32 pin 8mm x 20mm TSOP I L1 in page 9	Aug.11.2025
Rev. 1.3	Deleted 32-pin 8mm x 20mm TSOP I in FEATURES --- Page1	Feb.25.2026

## 特長

- アクセス時間 : 45/55/70ns (max)
- 低消費電力:  
動作電流 : 15/12/10mA (typ.)  
スタンバイ電流 : 1.5 $\mu$ A (typ.)
- 単一電源動作 : 2.7V ~ 5.5V
- 入出力TTLコンパチブル
- 完全スタティック動作
- トライ・ステート出力
- データ保持最低電源電圧 : 1.5V (min.)
- グリーン・パッケージ対応
- パッケージ: 32-pin 450mil SOP  
32-pin 8mm x 13.4mm sTSOP

## 概要

LY62W2568Bシリーズは2,097,152ビットで262,144 x 8ビットの低消費電力CMOSスタティックRAMです。

高性能と高信頼性CMOS技術を採用し全動作温度範囲において安定したスタンバイ電流特性を持っています。

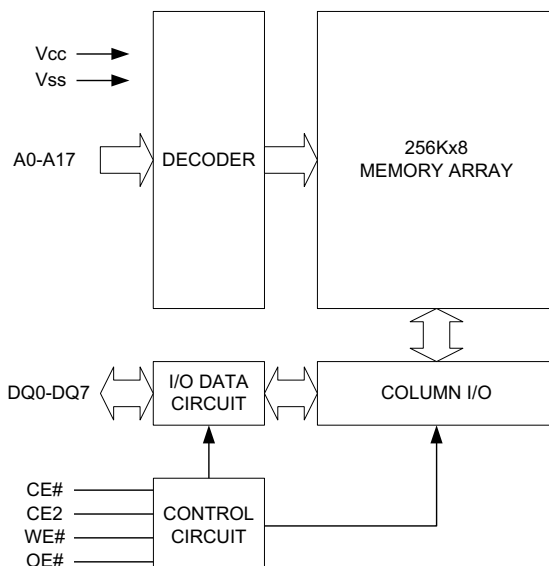
LY62W2568Bシリーズは低消費電力の商品に適しています。特に電源切断時に二次電源でバックアップデータを保持する必要のあるシステムに最適です。

LY62W2568Bシリーズは単一の2.7V ~ 5.5Vの電源で動作し全ての入出力はTTLコンパチです。

## 製品のライオンナップ

Product Family	Operating Temperature	Vcc Range	Speed	Power Dissipation	
				Standby(I <sub>SB1</sub> , TYP.)	Operating(I <sub>CC</sub> , TYP.)
LY62W2568B	0 ~ 70°C	2.7 ~ 5.5V	45/55/70ns	1.5 $\mu$ A	15/12/10mA
LY62W2568B(I)	-40 ~ 85°C	2.7 ~ 5.5V	45/55/70ns	1.5 $\mu$ A	15/12/10mA

## 機能ブロックダイアグラム

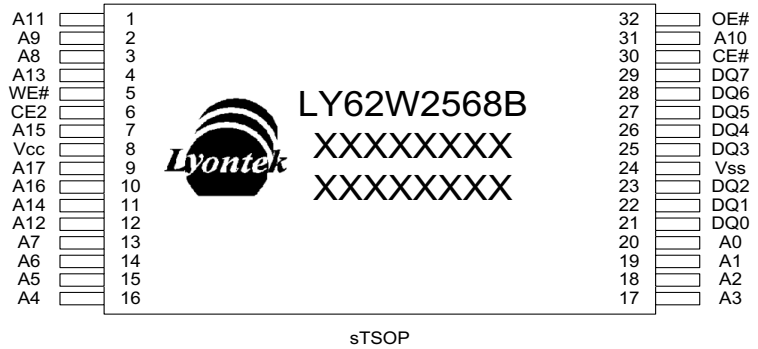
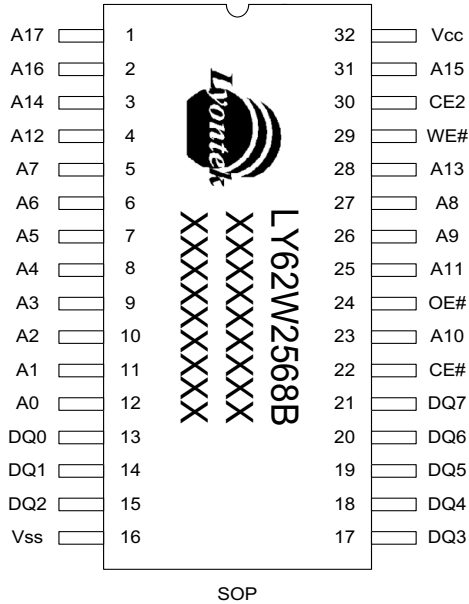


## ピン名称

SYMBOL	DESCRIPTION
A0 - A17	Address Inputs
DQ0 - DQ7	Data Inputs/Outputs
CE#, CE2	Chip Enable Inputs
WE#	Write Enable Input
OE#	Output Enable Input
Vcc	Power Supply
Vss	Ground
NC	No Connection



#### ピン配置



#### 絶対最大定格 \*

PARAMETER	SYMBOL	RATING	UNIT
Voltage on Vcc relative to Vss	V <sub>T1</sub>	-0.5 to 6.5	V
Voltage on any other pin relative to Vss	V <sub>T2</sub>	-0.5 to V <sub>cc</sub> +0.5	V
Operating Temperature	T <sub>A</sub>	0 to 70(C grade)	°C
		-40 to 85(I grade)	
Storage Temperature	T <sub>STG</sub>	-65 to 150	°C
Power Dissipation	P <sub>D</sub>	1	W
DC Output Current	I <sub>OUT</sub>	50	mA

\*「絶対最大定格」に記載されている以上のストレスは、デバイスに恒久的な損傷を与える可能性があります。これはストレス量のみであり、デバイスの機能的な動作や、この仕様の動作セクションに示されている条件を超えるその他の条件を意味するものではありません。長期にわたり絶対最大定格条件に曝すとデバイスの信頼性に影響を与える可能性があります。

#### 真理値表 (動作表)

MODE	CE#	CE2	OE#	WE#	I/O OPERATION	SUPPLY CURRENT
Standby	H	X	X	X	High-Z	I <sub>SB1</sub>
	X	L	X	X	High-Z	I <sub>SB1</sub>
Output Disable	L	H	H	H	High-Z	I <sub>CC</sub> , I <sub>CC1</sub>
Read	L	H	L	H	D <sub>OUT</sub>	I <sub>CC</sub> , I <sub>CC1</sub>
Write	L	H	X	L	D <sub>IN</sub>	I <sub>CC</sub> , I <sub>CC1</sub>

注意事項：「H」はハイレベル入力、「L」はローレベル入力。「X」は「H」又は「L」レベルのどちらでも良い。



### DC 電気的特性

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP. <sup>*4</sup>	MAX.	UNIT		
Supply Voltage	V <sub>CC</sub>		2.7	3.0	5.5	V		
Input High Voltage	V <sub>IH</sub> <sup>*1</sup>		0.7*V <sub>CC</sub>	-	V <sub>CC</sub> +0.3	V		
Input Low Voltage	V <sub>IL</sub> <sup>*2</sup>		-0.2	-	0.6	V		
Input Leakage Current	I <sub>LI</sub>	V <sub>CC</sub> ≥ V <sub>IN</sub> ≥ V <sub>SS</sub>	-1	-	1	μA		
Output Leakage Current	I <sub>LO</sub>	V <sub>CC</sub> ≥ V <sub>OUT</sub> ≥ V <sub>SS</sub> , Output Disabled	-1	-	1	μA		
Output High Voltage	V <sub>OH</sub>	I <sub>OH</sub> = -1mA	2.4	2.7	-	V		
Output Low Voltage	V <sub>OL</sub>	I <sub>OL</sub> = 2mA	-	-	0.4	V		
Average Operating Power supply Current	I <sub>CC</sub>	Cycle time = Min. CE# ≤ 0.2V and CE2 ≥ V <sub>CC</sub> -0.2V I <sub>I/O</sub> = 0mA Other pins at 0.2V or V <sub>CC</sub> -0.2V	-45	-	15	25	mA	
			-55	-	12	20	mA	
			-70	-	10	18	mA	
	I <sub>CC1</sub>	Cycle time = 1μs CE# ≤ 0.2V and CE2 ≥ V <sub>CC</sub> -0.2V I <sub>I/O</sub> = 0mA Other pins at 0.2V or V <sub>CC</sub> -0.2V	-	2	4	mA		
Standby Power Supply Current	I <sub>SB1</sub>	CE# ≥ V <sub>CC</sub> -0.2V or CE2 ≤ 0.2V Others at 0.2V or V <sub>CC</sub> -0.2V	SL <sup>*5</sup>	25°C	-	1.2	3.2	μA
			SLI <sup>*5</sup>	40°C	-	1.5	3.5	μA
			SL		-	1.5	10	μA
			SLI		-	1.5	15	μA

注意事項：

- 最大入力電圧、V<sub>IH</sub> (max.)は10ns以内のパルス幅でV<sub>CC</sub>+3.0Vとする。
- 最低入力電圧、V<sub>IL</sub> (min.)は10ns以内のパルス幅でV<sub>SS</sub>-3.0Vとする。
- オーバー/アンダーシュートに関しては製品評価段階で評価済みですが、量産時のテストはしていません。
- V<sub>CC</sub>=V<sub>CC</sub>(typ.)、T<sub>A</sub>=25°Cの条件で測定された平均値は参考値として示してありますが、保証値ではなく量産時のテストはしていません。
- この項目はV<sub>CC</sub>=3.0Vにおける参考値。

### 負荷容量 (T<sub>A</sub>=25°C, f=1.0MHz)

PARAMETER	SYMBOL	MIN.	MAX	UNIT
Input Capacitance	C <sub>IN</sub>	-	6	pF
Input/Output Capacitance	C <sub>I/O</sub>	-	8	pF

注意事項：これらのパラメータは製品評価で保証されていますが、量産時のテストはしていません。

### AC テスト条件

Input Pulse Levels	0.2V to V <sub>CC</sub> - 0.2V
Input Rise and Fall Times	3ns
Input and Output Timing Reference Levels	1.5V
Output Load	C <sub>L</sub> = 30pF + 1TTL, I <sub>OH</sub> /I <sub>OL</sub> = -2mA/4mA



### AC 電気的特性

#### (1) リード・サイクル

PARAMETER	SYM.	LY62W2568B-45		LY62W2568B-55		LY62W2568B-70		UNIT
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
Read Cycle Time	t <sub>RC</sub>	45	-	55	-	70	-	ns
Address Access Time	t <sub>AA</sub>	-	45	-	55	-	70	ns
Chip Enable Access Time	t <sub>ACE</sub>	-	45	-	55	-	70	ns
Output Enable Access Time	t <sub>OE</sub>	-	25	-	30	-	35	ns
Chip Enable to Output in Low-Z	t <sub>CLZ</sub> *	10	-	10	-	10	-	ns
Output Enable to Output in Low-Z	t <sub>OLZ</sub> *	5	-	5	-	5	-	ns
Chip Disable to Output in High-Z	t <sub>CHZ</sub> *	-	20	-	20	-	25	ns
Output Disable to Output in High-Z	t <sub>OHZ</sub> *	-	20	-	20	-	25	ns
Output Hold from Address Change	t <sub>OH</sub>	10	-	10	-	10	-	ns

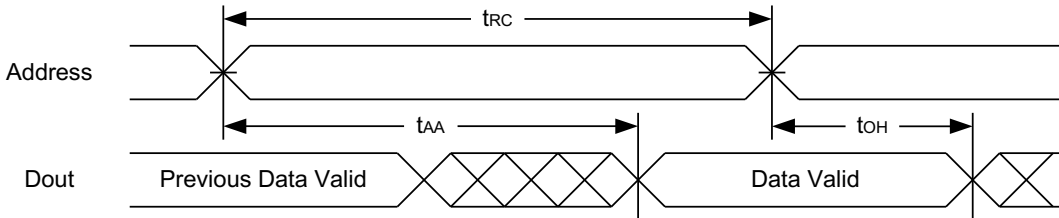
#### (2) ライト・サイクル

PARAMETER	SYM.	LY62W2568B-45		LY62W2568B-55		LY62W2568B-70		UNIT
		MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
Write Cycle Time	t <sub>WC</sub>	45	-	55	-	70	-	ns
Address Valid to End of Write	t <sub>AW</sub>	40	-	50	-	60	-	ns
Chip Enable to End of Write	t <sub>CW</sub>	40	-	50	-	60	-	ns
Address Set-up Time	t <sub>AS</sub>	0	-	0	-	0	-	ns
Write Pulse Width	t <sub>WP</sub>	35	-	45	-	55	-	ns
Write Recovery Time	t <sub>WR</sub>	0	-	0	-	0	-	ns
Data to Write Time Overlap	t <sub>DW</sub>	20	-	25	-	30	-	ns
Data Hold from End of Write Time	t <sub>DH</sub>	0	-	0	-	0	-	ns
Output Active from End of Write	t <sub>OW</sub> *	5	-	5	-	5	-	ns
Write to Output in High-Z	t <sub>WHZ</sub> *	-	20	-	20	-	25	ns

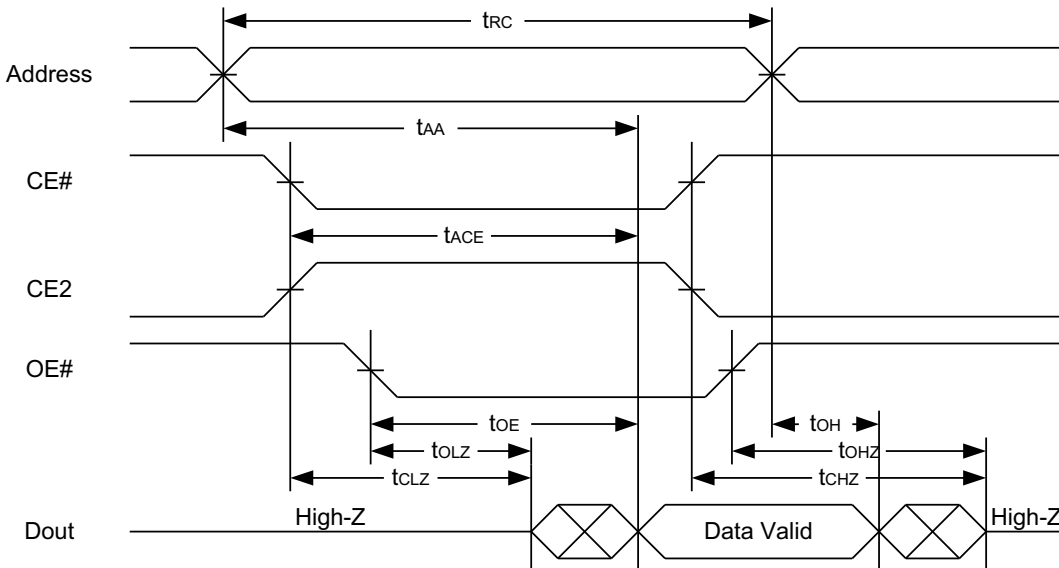
\*各パラメータは製品特性上の保証値ですが、量産時のテストはしていません。

### タイミング波形

リード・サイクル1 (アドレス・コントロール) (注意事項1, 2)



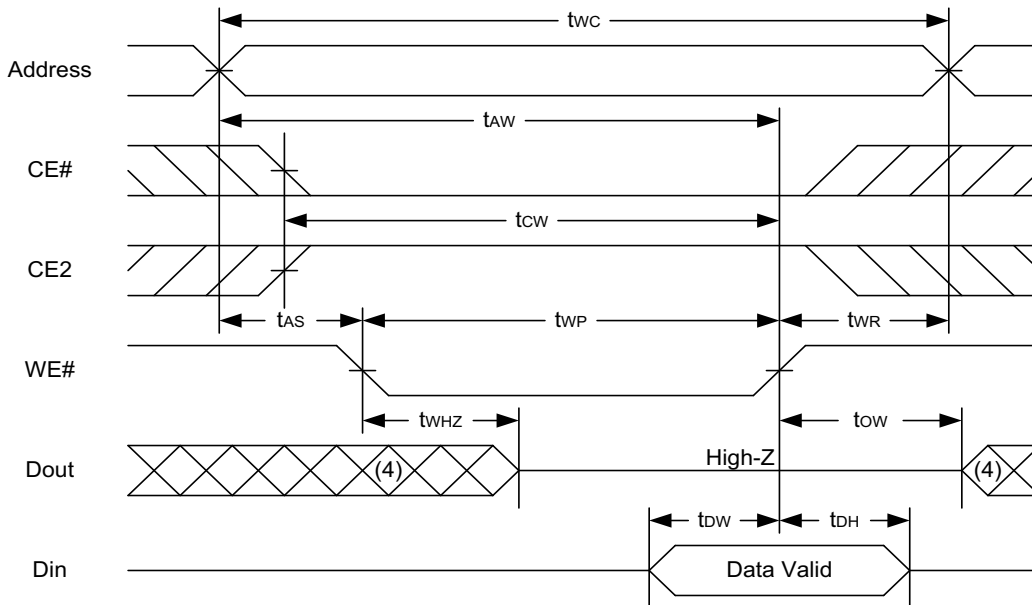
リード・サイクル2 (CE#, CE2とOE# コントロール) (注意事項1, 3, 4, 5)



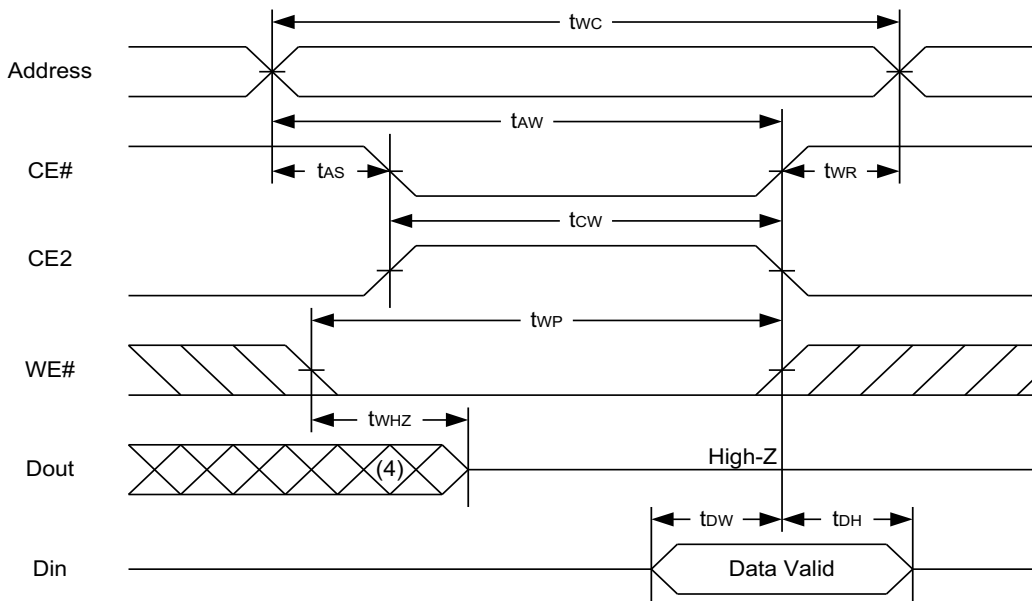
注意事項:

1. リード・サイクル時には WE# はハイレベルでなければなりません。
2. OE# と CE# はローレベル、CE 2 はハイレベルの場合はリード・サイクルとなります。
3. アドレスは CE# はローレベル、CE 2 はハイレベルに変化する前、または同時に有効でなければなりません。  
もしそうでなければ tAA は保証されません。
4. tCLZ、tBLZ、tOLZ、tCHZ、tBHZ、および tOHZ は、CL = 5pF で指定されます。その変化は定常状態から ±500mV の測定です。
5. 温度および電圧が同じ条件であれば tCHZ は tCLZ より小さく、tBHZ は tBLZ より小さく、tOHZ は tOLZ より小さくなります。

### ライト・サイクル 1 (WE# コントロール) (注意事項 1, 2, 4, 5)



### ライト・サイクル 2 (CE#とCE2 コントロール) (注意事項 1, 4, 5)



注意事項：

1. 書き込みはCE #はローレベル、CE 2がハイレベル、WE #はローレベルのオーバーラップ中に実行されます。
2. OE #がローレベルのWE # 制御書き込みサイクル中、内部回路のドライバーをオフにしてデータを書き込みするにはtwpをtwhz + tdwより大きくする必要があります。
3. この期間、I/Oピンは出力状態にあり入力信号を印加してはいけません。
4. CE #のローレベルとCE 2のハイレベルへの変化がWE #のローレベルへの変化と同時にまたはその後に発生した場合、出力は高インピーダンス状態になります。
5. towおよびtwhzはCL = 5pFの条件です。この変化は定常状態から±500mVでの測定です。



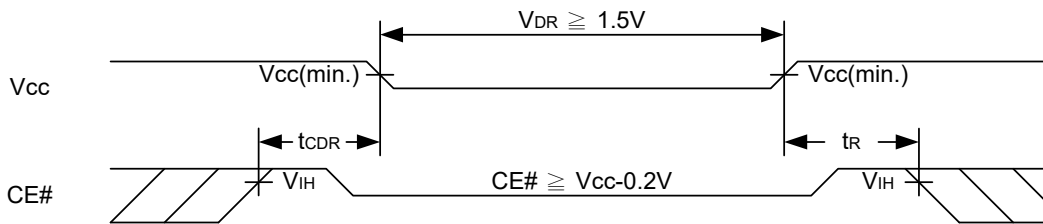
データ保持特性

PARAMETER	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT		
V <sub>CC</sub> for Data Retention	V <sub>DR</sub>	CE# ≥ V <sub>CC</sub> -0.2V or CE2 ≤ 0.2V	1.5	-	5.5	V		
Data Retention Current	I <sub>DR</sub>	V <sub>CC</sub> = 1.5V CE# ≥ V <sub>CC</sub> -0.2V or CE2 ≤ 0.2V Other pins at 0.2V or V <sub>CC</sub> -0.2V	SL	25°C	-	1.2	3.2	μA
			SLI	40°C	-	1.5	3.5	μA
			SL		-	1.5	10	μA
			SLI		-	1.5	15	μA
Chip Disable to Data Retention Time	t <sub>CDR</sub>	See Data Retention Waveforms (below)	0	-	-	ns		
Recovery Time	t <sub>R</sub>		t <sub>RC</sub> *	-	-	ns		

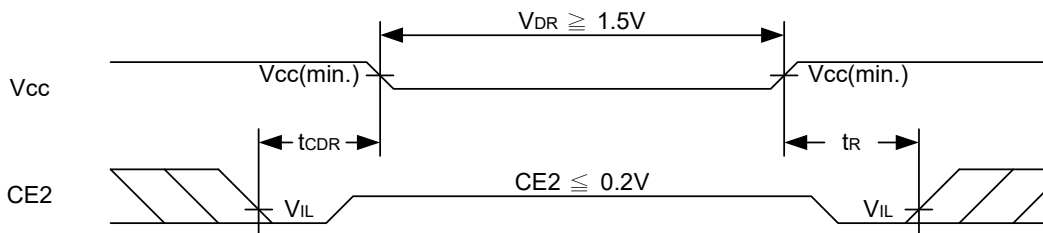
t<sub>RC</sub>\* = Read Cycle Time

データ保持タイミング・チャート

データ保持タイミング・チャート 1 (CE# コントロール)

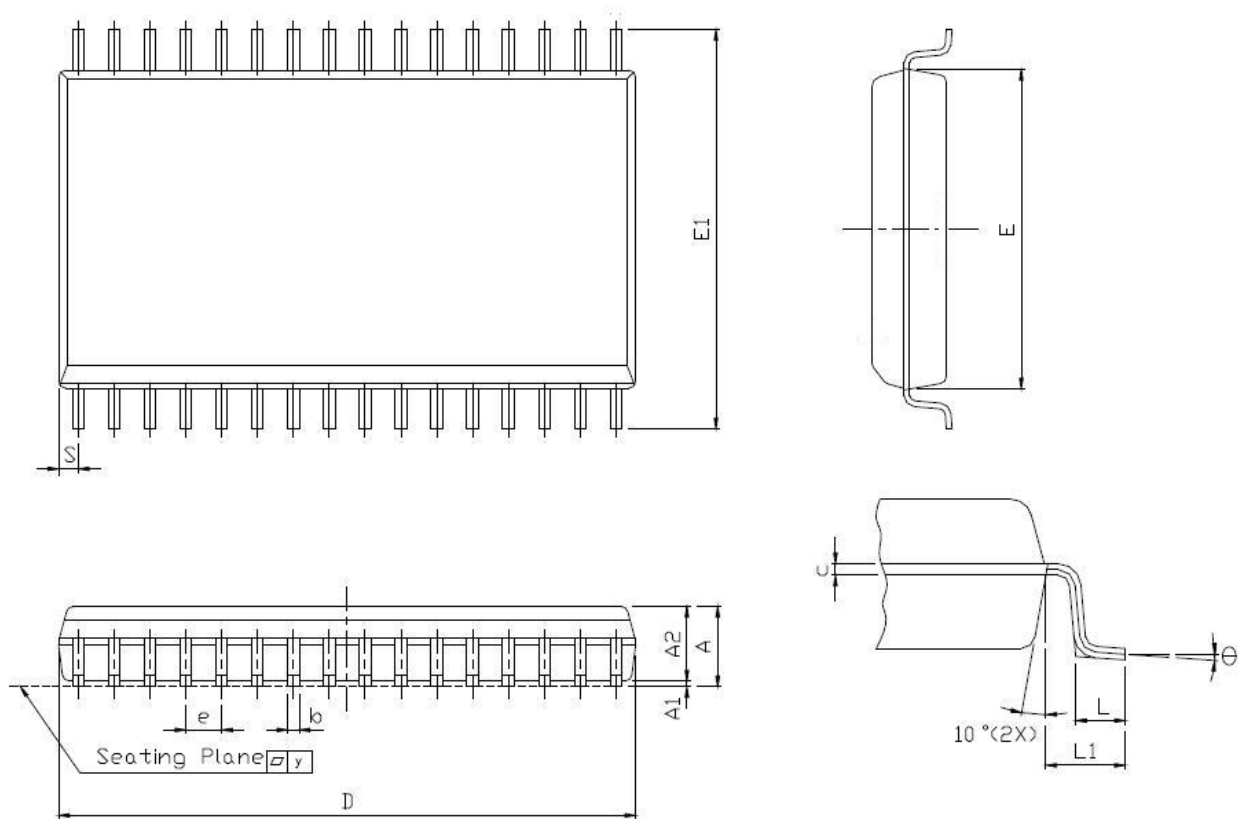


データ保持タイミング・チャート 2 (CE#2 コントロール)



### パッケージ外形寸法

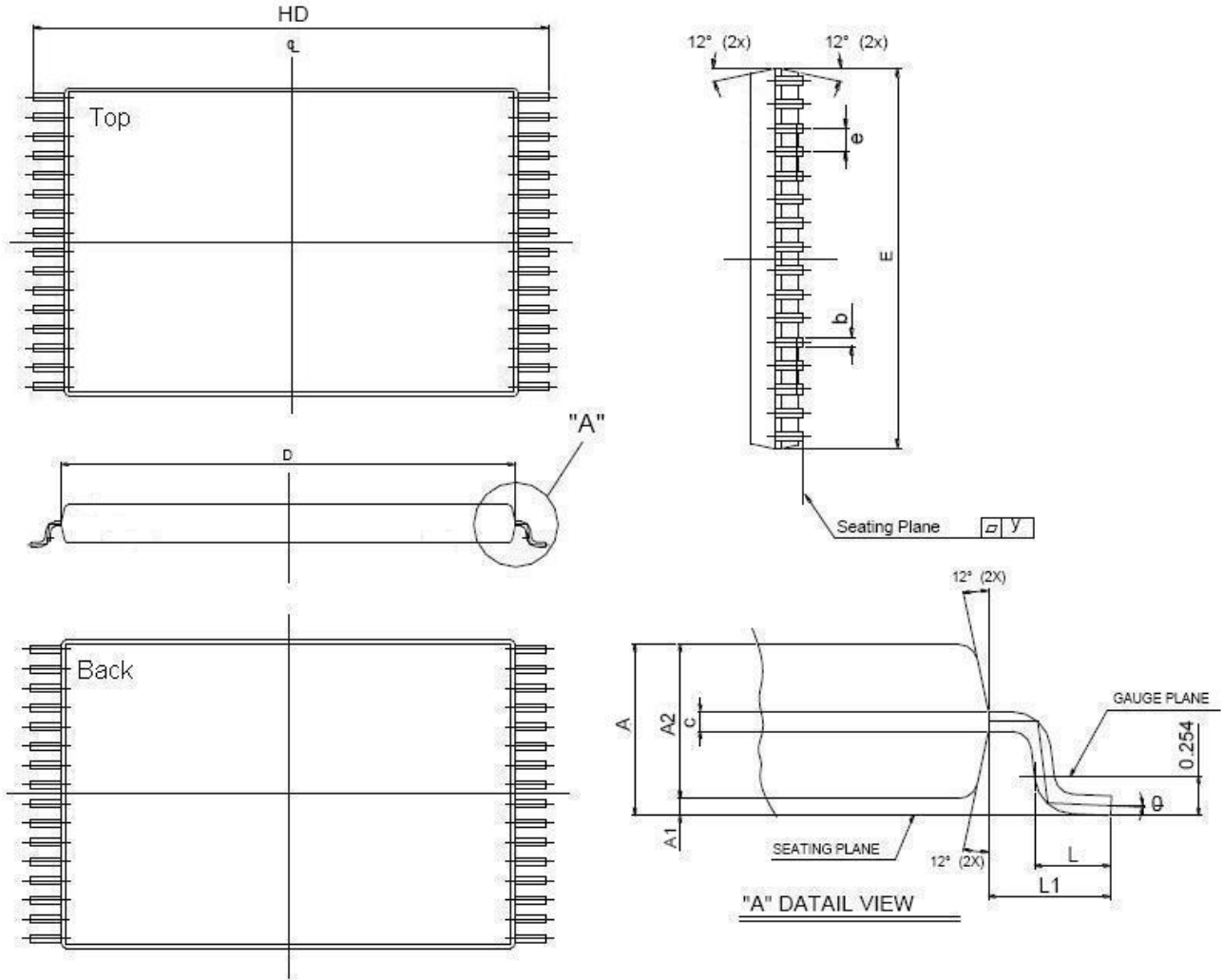
32-pin 450 mil SOP パッケージ外形寸法



SYM.	UNIT	INCH.(BASE)	MM(REF)
A		0.120(MAX)	3.048(MAX)
A1		0.004(MIN)	0.102(MIN)
A2		0.116(MAX)	2.946(MAX)
b		0.016(TYP)	0.406(TYP)
c		0.008(TYP)	0.203(TYP)
D		0.817(MAX)	20.75(MAX)
E		0.445±0.006	11.303±0.152
E1		0.555±0.025	14.097±0.635
e		0.050(TYP)	1.270(TYP)
L		0.033±0.017	0.838±0.432
L1		0.055±0.008	1.397±0.203
S		0.026(MAX)	0.660(MAX)
y		0.004(MAX)	0.101(MAX)
Θ		0° -10°	0° -10°



32-pin 8mm x 13.4mm sTSOP パッケージ外形寸法



SYM.	UNIT	INCH(BASE)	MM(REF)
A		0.049 (MAX)	1.25 (MAX)
A1		0.004 ±0.002	0.10 ±0.05
A2		0.039 ±0.002	1.00 ±0.05
b		0.009 ±0.002	0.22 ±0.05
c		0.006 ±0.002	0.155 ±0.055
D		0.465 ±0.008	11.80 ±0.20
E		0.315 ±0.008	8.00 ±0.20
e		0.020 (TYP)	0.50 (TYP)
HD		0.528±0.008	13.40 ±0.20.
L		0.02 ±0.008	0.50 ±0.20
L1		0.031 ±0.005	0.8 ±0.125
y		0.003 (MAX)	0.076 (MAX)
$\theta$		0°~5°	0°~5°



### 注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32Pin(450mil) SOP	45	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BSL-45SL
				Tape Reel	LY62W2568BSL-45SLT
			-40°C~85°C	Tray	LY62W2568BSL-45SLI
				Tape Reel	LY62W2568BSL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BSL-55LL
				Tape Reel	LY62W2568BSL-55LLT
			-40°C~85°C	Tray	LY62W2568BSL-55LLI
				Tape Reel	LY62W2568BSL-55LLIT
	70	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BSL-70SL
				Tape Reel	LY62W2568BSL-70SLT
			-40°C~85°C	Tray	LY62W2568BSL-70SLI
				Tape Reel	LY62W2568BSL-70SLIT



### 注文時の関連情報

Package Type	Access Time (Speed)(ns)	Power Type	Temperature Range(°C)	Packing Type	Lyontek Item No.
32Pin (8mmx13.4mm) sTSON	45	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BRL-45SL
				Tape Reel	LY62W2568BRL-45SLT
			-40°C~85°C	Tray	LY62W2568BRL-45SLI
				Tape Reel	LY62W2568BRL-45SLIT
	55	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BRL-55LL
				Tape Reel	LY62W2568BRL-55LLT
			-40°C~85°C	Tray	LY62W2568BRL-55LLI
				Tape Reel	LY62W2568BRL-55LLIT
	70	Special Ultra Low Power	0°C~70°C	Tray	LY62W2568BRL-70SL
				Tape Reel	LY62W2568BRL-70SLT
			-40°C~85°C	Tray	LY62W2568BRL-70SLI
				Tape Reel	LY62W2568BRL-70SLIT